

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-309978

(P2003-309978A)

(43)公開日 平成15年10月31日 (2003.10.31)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト*(参考)
H 02 M 7/21		H 02 M 7/21	A 2 F 002
G 04 C 10/00		G 04 C 10/00	D 2 F 084
G 04 G 1/00	3 1 0	G 04 G 1/00	3 1 0 X 5 H 006
H 02 M 7/12		H 02 M 7/12	H
	6 0 1		6 0 1 A
		審査請求 未請求 請求項の数 8	OL (全 35 頁) 最終頁に続く

(21)出願番号	特願2003-65633(P2003-65633)
(62)分割の表示	特願2000-585990(P2000-585990)の分割
(22)出願日	平成11年12月1日(1999.12.1)
(31)優先権主張番号	特願平10-343377
(32)優先日	平成10年12月2日(1998.12.2)
(33)優先権主張国	日本 (JP)
(31)優先権主張番号	特願平10-375322
(32)優先日	平成10年12月14日(1998.12.14)
(33)優先権主張国	日本 (JP)

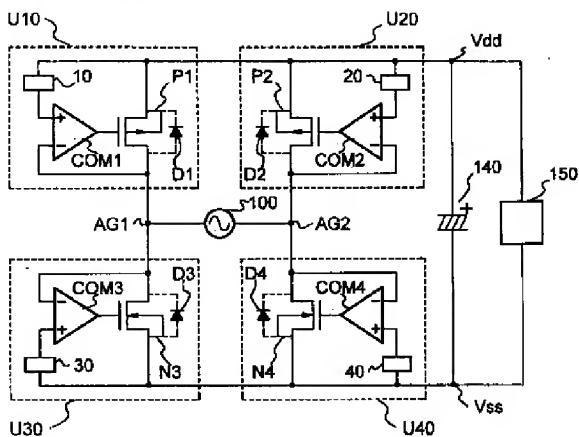
(71)出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(72)発明者	藤沢 照彦 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(74)代理人	100098084 弁理士 川▲崎▼ 研二
F ターム(参考)	2F002 AA00 AE01 2F084 AA00 BB01 GG02 JJ01 JJ07 5H006 AA05 CA02 CB01 CB07 CC02 DB01

(54)【発明の名称】 電力供給装置、電力供給方法、携帯型電子機器および電子時計

(57)【要約】

【課題】 発電された交流電力を効率良く整流すると共に、充電電流の逆流を防止する。

【解決手段】 コンパレータ COM1～COM4 はトランジスタ P1、P2、N3、N4 の両端の電圧に基づき、それらのオン・オフを制御する。レベルシフタ 10～40 は、コンパレータ COM1～COM4 に対してオフセット電圧だけレベルシフトされた電圧を供給する。ここで、オフセット電圧は、コンパレータ COM1～COM4 の応答遅延時間を考慮して設定される。したがって、各トランジスタ P1、P2、N3、N4 は、端子 A G 1、A G 2 の電圧との関係でオフになるべき期間で、必ずオフする。この結果、コンデンサ 140 から電流が逆流することを防止できる。



## 【特許請求の範囲】

【請求項1】 2個の端子と、前記2個の端子の端子電圧を比較する比較手段と、この比較手段の比較結果に基づいてオン／オフが制御されるスイッチング手段とを有し、一方の端子からスイッチング手段を介して他方の端子へ電流を流す一方向性ユニットを備え、交流電圧を整流して第1の電源ラインおよび第2の電源ラインに電力を供給する電力供給装置であって、

前記第1の電源ラインと前記第2の電源ラインとの間に電力を蓄える蓄電手段を備え、

前記一方向性ユニットは、一方の端子の電圧レベルが、他方の端子の電圧レベルに予め定めた所定の電圧を加算した電圧レベルを下回った場合に前記スイッチング手段をオフさせることにより、応答遅延時間に応じて前記スイッチング手段をオフさせる動作を前もって開始させることを特徴とする電力供給装置。

【請求項2】 2個の端子、前記2個の端子の端子電圧を比較する比較手段および前記比較手段の比較結果に基づいてオン／オフ制御がされるスイッチング手段とを有し、一方の前記端子から前記スイッチング手段を介して他方の前記端子へ電流を流す一方向性ユニットを複数個備え、交流電流を整流して第1および第2の電源ラインに電力を供給する電力供給装置であって、

前記第1の電源ラインと前記第2の電源ラインとの間に設けられ電力を蓄える蓄電手段を備え、

第1の前記一方向性ユニットの一方の端子は前記交流電流が給電される第1の入力端子に接続され、他方の端子は前記第1の電源ラインに接続されており、

第2の前記一方向性ユニットの一方の端子は前記交流電流が給電される第2の入力端子に接続され、他方の端子は前記第1の電源ラインに接続されており、

第3の前記一方向ユニットの一方の端子は前記第2の電源ラインに接続され、他方の端子は前記第1の入力端子に接続されており、

第4の前記一方向ユニットの一方の端子は前記第2の電源ラインに接続され、他方の端子は前記第2の入力端子に接続されており、

前記第1ないし第4の一方向性ユニットのうち、少なくとも2個の一方向性ユニットは、一方の端子の電圧レベルが、他方の端子の電圧レベルに予め定めた所定の電圧を加算した電圧レベルを下回った場合に前記スイッチング手段をオフさせることにより、応答遅延時間に応じて前記スイッチング手段をオフさせる動作を前もって開始させることを特徴とする電力供給装置。

【請求項3】 2個の端子、前記2個の端子の端子電圧を比較する比較手段および前記比較手段の比較結果に基づいてオン／オフ制御が行われるスイッチング手段とを有し、一方の前記端子から前記スイッチング手段を介して他方の前記端子へ電流を流す複数個の一方向性ユニットと、

交流電流が給電される第1の入力端子に一端が接続される第1の蓄電手段と、

前記交流が給電される第2の入力端子に一端が接続される第2の蓄電手段と、を備え、

第1の前記一方向性ユニットの一方の端子は、前記第1の蓄電手段の他端に接続され、他方の端子は前記交流電圧が給電される第1の入力端子に接続されており、第2の前記一方向性ユニットの一方の端子は、前記第2の蓄電手段の他端に接続され、他方の端子は、前記第1の蓄電手段の他端に接続されており、

前記第1および第2の一方向性ユニットは、一方の端子の電圧レベルが、他方の端子の電圧レベルに予め定めた所定の電圧を加算した電圧レベルを下回った場合に前記スイッチング手段をオフさせることにより、対応するスイッチング手段をオフさせるための動作を応答遅延時間に応じて前もって開始させることを特徴とする電力供給装置。

【請求項4】 2個の端子、前記2個の端子の端子電圧を比較する比較手段および前記比較手段の比較結果に基づいてオン／オフが制御されるスイッチング装置とを有し、一方の端子からスイッチング装置を介して他方の端子へ電流を流す複数個の一方向性ユニットと、第1の電源ラインと前記第2の電源ラインとの間に設けられ電力を蓄える蓄電装置と、を備え、交流電流を整流して前記第1の電源ラインおよび前記第2の電源ラインに電力を供給する電力供給装置の制御方法であって、

前記スイッチング装置をオフさせる動作を、応答遅延時間に応じて前もって開始させることを特徴とする電力供給装置の制御方法。

【請求項5】 2個の端子、前記2個の端子の端子電圧を比較する比較手段および前記比較手段の比較結果に基づいてオン／オフ制御がされるスイッチング装置とを有し、一方の前記端子から前記スイッチング装置を介して他方の前記端子へ電流を流す複数個の一方向性ユニットと、前記第1の電源ラインと前記第2の電源ラインとの間に設けられ電力を蓄える蓄電装置と、を備え、第1の前記一方向性ユニットの一方の端子は前記交流電流が給電される第1の入力端子に接続され、他方の端子は前記第1の電源ラインに接続されており、第2の前記一方向性ユニットの一方の端子は前記交流電流が給電される第2の入力端子に接続され、他方の端子は前記第1の電源ラインに接続されており、第3の前記一方向ユニットの一方の端子は前記第2の電源ラインに接続され、他方の端子は前記第1の入力端子に接続されており、第4の前記一方向ユニットの一方の端子は前記第2の電源ラインに接続され、他方の端子は前記第2の入力端子に接続されており、交流電流を整流して第1および第2の電源ラインに電力を供給する電力供給装置の制御方法であって、

前記第1ないし第4の一方向性ユニットのうち、少なく

とも2個の一方指向性ユニットに前記スイッチング装置をオフさせる動作を応答遅延時間に応じて前もって開始させることを特徴とする電力供給装置の制御方法。

【請求項6】 2個の端子、前記2個の端子の端子電圧を比較する比較手段および前記比較手段の比較結果に基づいてオン／オフ制御が行われるスイッチング装置を有し、一方の前記端子から前記スイッチング装置を介して他方の前記端子へ電流を流す複数個の一方指向性ユニットと、交流電流が給電される第1の入力端子に一端が接続される第1の蓄電装置と、前記交流が給電される第2の入力端子に一端が接続される第2の蓄電装置と、を備え、第1の前記一方指向性ユニットの一方の端子は、前記第1の蓄電装置の他端に接続され、他方の端子は前記交流電圧が給電される第1の入力端子に接続されており、第2の前記一方指向性ユニットの一方の端子は、前記第2の蓄電装置の他端に接続され、他方の端子は、前記第1の蓄電装置の他端に接続された電力供給装置の制御方法において、

前記第1および第2の一方指向性ユニットにおける対応するスイッチング装置をオフさせるための動作を応答遅延時間に応じて前もって開始させることを特徴とする電力供給装置の制御方法。

【請求項7】 請求の範囲第1項、第2項または第3項のうちいずれか1項に記載の電力供給装置と、前記電力供給装置から供給される電力に基づいて予め定められた処理を実行する処理手段と、を備えたことを特徴とする携帯型電子機器。

【請求項8】 請求の範囲第1項、第2項または第3項のうちいずれか1項に記載の電力供給装置と、前記電力供給装置から供給される電力に基づいて、計時動作を行う計時手段と、を備えたことを特徴とする電子時計。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】 本発明は、発電された交流電力を効率良く整流して電力として供給する電力供給装置、電力供給方法、電力供給装置を用いた携帯型電子機器および電子時計に関する。

##### 【0002】

【従来の技術】 腕時計装置のような小型携帯型の電子機器にあっては、発電機を内蔵すれば、いつでも動作させることができ、また、煩わしい電池の交換作業を不要とすることができる。ここで、発電機によって発電される電力が交流であれば、一般に、交流を直流に整流する整流回路としてダイオードブリッジ回路が用いられることが考えられる。しかし、ダイオードブリッジ回路では、ダイオード2個分の電圧降下による損失が発生するので、小型携帯型の電子機器に用いられる発電機、すなわち、小振幅の交流電圧を発電する発電機の整流には適さない。

【0003】 そこで、4個のダイオードの代わりに一方向電流を流す一方指向性ユニットを4つ使用した整流回路が提案されている（たとえば特許文献1参照）。ここで、一方指向性ユニットは、2つの端子を備えており、一方の端子電圧が他方の端子電圧を上回ると一方の端子から他方の端子へ向けて電流を流し、一方の端子電圧が他方の端子電圧を下回ると電流を流さないように構成されている。

【0004】 この場合、各一方指向性ユニットはコンパレータとPチャンネルあるいはNチャンネルの電界効果型のトランジスタから構成される。

【0005】 そして、整流回路を介して整流された電流はコンデンサなどの蓄電装置に蓄電され、この蓄電装置から負荷に対して電力を供給している。このような構成において、発電機の出力端子間において発生した交流電力は全波整流される。しかも、整流回路に能動素子を用いることにより、全波整流に際しての電圧降下による損失がない。そして、負荷を駆動する電源は、発電機が小振幅の交流電圧を発電する場合であっても、蓄電装置に蓄電された電力、あるいは整流された電流による電力を直接負荷に供給できるようになっていた。

##### 【0006】

##### 【特許文献1】特開平9-131064号公報

##### 【0007】

【発明が解決しようとする課題】 ところで、各一方指向性ユニットは、両端の電圧に基づいて電流を一方向に流すものであるが、端子電圧を比較するためのコンパレータは、両端子電圧の大小関係が逆転してからその結果を出力信号に反映するまでに応答遅延時間が生じる。一般に、MOSトランジスタで構成されるコンパレータの応答遅延時間は、 $Cg$ を出力トランジスタのゲート容量、 $Iop$ をコンパレータの動作電流としたとき、「 $Cg/Iop$ 」に比例することが知られている。すなわち、応答遅延時間と消費電流はほぼ反比例の関係にある。内蔵された発電機からの電力で駆動される電子時計においては、電子時計内の限られたスペースに収容しなくてはならず、発電機の大きさが制限されてしまい大きな発電力を得ることができない。このため、電力のエネルギー収支を確保するためには、回路の低消費電流化が必要となる。

【0008】 従って、上述した一方指向性ユニットを構成するコンパレータにおいても、低消費電流化が図るために、動作電流  $Iop$  が最小限に抑えられるため、コンパレータの応答遅延時間が特に大きくなる傾向にある。

【0009】 このため、本来、オフとなるべき期間に整流用のトランジスタがオンしてしまい、電流が逆流してしまうといった問題があった。

【0010】 また、この電流の逆流により急峻な電流がコンデンサから流れ出るとコンデンサが損傷を受けるといった問題が生じる。

【0011】 さらに、電流の逆流によって電源電圧にパ

ルス状のノイズが印加されるので、電源電圧の給電によって動作する負荷が誤動作するおそれもあった。

【0012】さらにまた、コンパレータの応答遅延時間が長いと、発電機の起電圧の位相に対して、一方向性ユニットを制御して、コンデンサに充電するタイミングが発電機の起電圧のタイミングに対して、遅れてしまうこととなる。

【0013】この結果、コンデンサに充電できるのは、発電機の起電圧の振幅が高電位側電圧と低位側電圧との間の電位差を上回っている期間だけであるので、充電可能な期間が短くなり、整流効率が低下してしまうという問題点が生じることとなる。

【0014】これに対し、一方向性ユニットを構成するコンパレータの動作電流を大きくすれば、応答遅延時間は短くなるが、コンパレータ自体で電力を消費してしまい、電力供給装置の効率が低下してしまうという新たな問題点が生じることとなる。

【0015】そこで、本発明の第1の目的は、一方向性ユニットの遅延時間に伴う電流の逆流を防止する電力供給装置、電力供給方法、電力供給装置を用いた携帯型電子機器および電子時計を提供することにある。

【0016】また、本発明の第2の目的は、発電された交流起電力を効率良く整流した電力として供給することができる電力供給装置、電力供給方法、電力供給装置を用いた携帯型電子機器および電子時計を提供することにある。

【0017】

【課題を解決するための手段】本発明の第1の態様は、2個の端子と、前記2個の端子の端子電圧を比較する比較ユニットと、この比較ユニットの比較結果に基づいてオン／オフが制御されるスイッチングユニットとを有し、一方の端子からスイッチングユニットを介して他方の端子へ電流を流す一方向性ユニットを備え、交流電圧を整流して第1の電源ラインおよび第2の電源ラインに電力を供給する電力供給装置であって、前記第1の電源ラインと前記第2の電源ラインとの間に電力を蓄える蓄電ユニットを備え、前記一方向性ユニットは、前記スイッチングユニットをオフさせる動作を、応答遅延時間に応じて前もって開始することを特徴としている。

【0018】また、本発明の第2の態様は、第1の態様の電力供給装置において、前記一方向性ユニットは、一方の端子の電圧レベルが、他方の端子の電圧レベルに予め定めた所定の電圧を加算した電圧レベルを下回った場合に前記スイッチングユニットをオフさせることを特徴としている。

【0019】本発明の第3の態様は、2個の端子、前記2個の端子の端子電圧を比較する比較ユニットおよび前記比較ユニットの比較結果に基づいてオン／オフ制御がされるスイッチングユニットを有し、一方の前記端子から前記スイッチングユニットを介して他方の前記端子へ

電流を流す一方向性ユニットを複数個備え、交流電流を整流して第1および第2の電源ラインに電力を供給する電力供給装置であって、前記第1の電源ラインと前記第2の電源ラインとの間に設けられ電力を蓄える蓄電ユニットを備え、第1の前記一方向性ユニットの一方の端子は前記交流電流が給電される第1の入力端子に接続され、他方の端子は前記第1の電源ラインに接続されており、第2の前記一方向性ユニットの一方の端子は前記交流電流が給電される第2の入力端子に接続され、他方の端子は前記第1の電源ラインに接続されており、第3の前記一方向性ユニットの一方の端子は前記第2の電源ラインに接続され、他方の端子は前記第1の入力端子に接続されており、第4の前記一方向性ユニットの一方の端子は前記第2の電源ラインに接続され、他方の端子は前記第2の入力端子に接続されており、前記第1ないし第4の一方向性ユニットのうち、少なくとも2個の一方向性ユニットは前記スイッチングユニットをオフさせる動作を応答遅延時間に応じて前もって開始することを特徴としている。

【0020】また、本発明の第4の態様は、第2の態様の電力供給装置において、前記第1乃至第4の一方向性ユニットのうち、少なくとも2個の一方向性ユニットは、一方の端子の電圧レベルが他方の端子の電圧レベルに予め定めた所定の電圧を加算した電圧レベルを下回った場合に、対応する前記スイッチングユニットをオフさせることを特徴としている。

【0021】本発明の第5の態様は、2個の端子、前記2個の端子の端子電圧を比較する比較ユニットおよび前記比較ユニットの比較結果に基づいてオン／オフ制御が行われるスイッチングユニットを有し、一方の前記端子から前記スイッチングユニットを介して他方の前記端子へ電流を流す複数個の一方向性ユニットと、交流電流が給電される第1の入力端子に一端が接続される第1の蓄電ユニットと、前記交流が給電される第2の入力端子に一端が接続される第2の蓄電ユニットと、を備え、第1の前記一方向性ユニットの一方の端子は、前記第1の蓄電ユニットの他端に接続され、他方の端子は前記交流電流が給電される第1の入力端子に接続されており、第2の前記一方向性ユニットの一方の端子は、前記第2の蓄電ユニットの他端に接続され、他方の端子は、前記第1の蓄電ユニットの他端に接続されており、前記第1および第2の一方向性ユニットは、対応するスイッチングユニットをオフさせるための動作を応答遅延時間に応じて前もって開始することを特徴としている。

【0022】また、本発明の第6の態様は、第5の態様の電力供給装置において、前記第1および前記第2の一方向性ユニットは、一方の端子の電圧レベルが、他方の端子の電圧レベルに予め定めた所定の電圧を加算した電圧レベルを下回った場合に前記スイッチングユニットをオフさせることを特徴としている。

【0023】また、本発明の第7の態様は、第1の態様の電力供給装置において、前記2個の端子に供給される交流電圧を全波整流して前記第1および第2の電源ラインに電力を供給するとともに、第1の入力端子と前記第1の電源ラインとの間に接続された第1のスイッチングユニットと、第2の入力端子と前記第1の電源ラインとの間に接続された第2のスイッチングユニットと、前記第1の入力端子と前記第2の電源ラインとの間に接続され一方向にのみ電流を流す第1のユニットと、前記第2の入力端子と前記第2の電源ラインとの間に接続され一方向にのみ電流を流す第2のユニットと、前記第1の入力端子の電圧と前記第1の電源ラインの電圧とを比較する第1の比較ユニットと、前記第2の入力端子の電圧と前記第1の電源ラインの電圧とを比較する第2の比較ユニットと、前記第1の比較ユニットの比較結果に基づいて、前記第1のスイッチングユニットのオン／オフを制御するとともに、この比較結果が前記第1のスイッチングユニットをオンすることを示す場合であっても、前記第2の入力端子の電圧に基づいて、前記第1のスイッチングユニットを強制的にオフする第1の制御ユニットと、前記第2の比較ユニットの比較結果に基づいて、前記第2のスイッチングユニットのオン／オフを制御するとともに、この比較結果が第2のスイッチングユニットをオンすることを示す場合であっても、前記第2の入力端子の電圧に基づいて、第2のスイッチングユニットを強制的にオフする第2の制御ユニットとを備えることを特徴としている。

【0024】本発明の第8の態様は、第1の態様の電力供給装置において、前記スイッチングユニットに並列に接続されるダイオードを備えたことを特徴としている。また、本発明の第9の態様は、第1の態様の電力供給装置において、前記スイッチングユニットは、電界効果型トランジスタで構成することを特徴としている。

【0025】本発明の第10の態様は、第8の態様の電力供給装置において、前記スイッチングユニットは、電界効果型トランジスタであり、前記ダイオードは前記電界効果型トランジスタの寄生ダイオードであることを特徴としている。

【0026】また、本発明の第11の態様は、第1の態様の電力供給装置において、前記一方向性ユニットは、半導体基板上に集積されていることを特徴としている。本発明の第12の態様は、第7の態様の力供給装置において、前記第1の制御ユニットは、前記第2の入力端子と前記第1の電源ラインとの間の電位差が予め定められた基準値より大きくなることを検出する第1の検出ユニットと、前記第1の比較ユニットの比較結果に基づいて、前記第1のスイッチングユニットのオン／オフを制御するとともに、この比較結果が前記第1のスイッチングユニットをオンすることを示す場合であっても、前記第1の検出ユニットの検出結果に基づいて、前記第1の

スイッチングユニットを強制的にオフする第1の制御部とを備え、前記第2の制御ユニットは、前記第1の入力端子と前記第1の電源ラインとの間の電位差が予め定められた基準値より大きくなることを検出する第2の検出ユニットと、前記第2の比較ユニットの比較結果に基づいて、前記第2のスイッチングユニットのオン／オフを制御するとともに、この比較結果が前記第2のスイッチングユニットをオンすることを示す場合であっても、前記検出ユニットの検出結果に基づいて、前記第2のスイッチングユニットを強制的にオフする第2の制御部とを備えることを特徴としている。

【0027】本発明の第13の態様は、第7の態様の電力供給装置において、前記第1のユニットは、前記第1の入力端子の電圧に基づいてオン／オフが制御される第3のスイッチングユニットであり、前記第2のユニットは、前記第2の入力端子の電圧に基づいてオン／オフが制御される第4のスイッチングユニットであることを特徴とする電力供給装置。

【0028】本発明の第14の態様は、第7の態様の電力供給装置において、前記第2の入力端子と前記第1の電源ラインとの間の電位差が予め定めた基準値よりも大きくなることを検出する第1の検出ユニットと、前記第1の入力端子と前記第1の電源ラインとの間の電位差が予め定めた基準値よりも大きくなることを検出する第2の検出ユニットと、を備え、前記第1の比較ユニットおよび前記第2の比較ユニットは、前記第1の検出ユニットまたは前記第2の検出ユニットにおいて検出がなされた場合に、電源供給がなされることを特徴としている。

【0029】本発明の第15の態様は、第3の態様の電力供給装置において、前記第1のスイッチングユニットに並列に接続される第1のダイオードと、前記第2のスイッチングユニットに並列に接続される第2のダイオードと、前記第3のスイッチングユニットに並列に接続される第3のダイオードと、前記第4のスイッチングユニットに並列に接続される第4のダイオードとを備えたことを特徴としている。

【0030】本発明の第16の態様は、第3の態様の電力供給装置において、前記第1乃至第4のスイッチングユニットは、それぞれ電界効果型トランジスタであることを特徴としている。

【0031】本発明の第17の態様は、第15の態様の電力供給装置において、前記第1乃至第4のスイッチングユニットは、それぞれ電界効果型トランジスタであり、前記第1及び第2のダイオードは前記第1及び第2の各電界効果型トランジスタの寄生ダイオードであることを特徴としている。

【0032】本発明の第18の態様は、第3の態様の電力供給装置において、2つの入力端子に供給される交流電圧を全波整流して第1および第2の電源ラインに電力

を供給する電力供給装置であって、前記第1の入力端子の電圧と前記第1の電源ラインの電圧とを比較する第1の比較ユニットと、前記第2の入力端子の電圧と前記第1の電源ラインの電圧とを比較する第2の比較ユニットと、前記第1の入力端子の電圧と前記第2の電源ラインの電圧とを比較するとともに、前記第2の比較ユニットよりも応答遅延時間が短い第3の比較ユニットと、前記第2の入力端子の電圧と前記第2の電源ラインの電圧とを比較するとともに、前記第1の比較ユニットよりも応答遅延時間が短い第4の比較ユニットと、前記第1の入力端子と前記第1の電源ラインとの間に接続された第1のスイッチングユニットと、前記第2の入力端子と前記第1の電源ラインとの間に接続された第2のスイッチングユニットと、前記第1の入力端子と前記第2の電源ラインとの間に接続され、前記第3の比較ユニットの比較結果に基づいてオン／オフが制御される第3のスイッチングユニットと、前記第2の入力端子と前記第2の電源ラインとの間に接続され、前記第4の比較ユニットの比較結果に基づいてオン／オフが制御される第4のスイッチングユニットと、前記第1の比較ユニットの比較結果に基づいて、前記第1のスイッチングユニットのオン／オフを制御するとともに、この比較結果が前記第1のスイッチングユニットをオンすることを示す場合であっても、前記第4の比較ユニットの比較結果が前記第4のスイッチングユニットをオフすることを示す場合には、前記第1のスイッチングユニットを強制的にオフする第1の制御ユニットと、前記第2の比較ユニットの比較結果に基づいて、前記第2のスイッチングユニットのオン／オフを制御するとともに、この比較結果が前記第2のスイッチングユニットをオンすることを示す場合であっても、前記第3の比較ユニットの比較結果が前記第3のスイッチングユニットをオフすることを示す場合には、前記第2のスイッチングユニットを強制的にオフする第2の制御ユニットとを備えることを特徴としている。

【0033】本発明の第19の態様は、第18の態様の電力供給装置において、前記第2の入力端子の電圧と前記第2の電源ラインの電圧とを比較する第1の検出ユニットと、前記第1の入力端子の電圧と前記第1の電源ラインの電圧とを比較する第2の検出ユニットと、を備え、前記第1～第4の比較ユニットは、前記第1の検出ユニットまたは前記第2の検出ユニットにおいて発電検出がなされた場合に、電源供給がなされることを特徴としている。

【0034】本発明の第20の態様は、第3の態様の電力供給装置において、前記第1～第4のスイッチングユニットは、半導体基板上に集積されていることを特徴としている。

【0035】本発明の第21の態様は、請求の範囲第5項記載の電力供給装置において、前記第1のスイッチングユニットに並列に接続される第1のダイオードと、前

記第2のスイッチングユニットに並列に接続される第2のダイオードとを備えたことを特徴としている。

【0036】本発明の第22の態様は、第5の態様の電力供給装置において、前記第1および第2のスイッチングユニットは、それぞれ電界効果型トランジスタであることを特徴としている。

【0037】本発明の第23の態様は、第21の態様の電力供給装置において、前記第1および第2のスイッチングユニットは、それぞれ電界効果型トランジスタであり、前記第1および第2のダイオードは各電界効果型トランジスタの寄生ダイオードであることを特徴としている。

【0038】本発明の第24の態様は、第5の態様の電力供給装置において、前記第1および第2のスイッチングユニット並びに前記第1および第2の制御ユニットは、半導体基板上に集積化されていることを特徴としている。

【0039】本発明の第25の態様は、第1、第3または第5の態様の電力供給装置において、前記交流電圧を給電する交流発電ユニットを備えたことを特徴としている。

【0040】本発明の第26の態様は、2個の端子、前記2個の端子の端子電圧を比較する比較装置および前記比較装置の比較結果に基づいてオン／オフが制御されるスイッチング装置を有し、一方の端子からスイッチング装置を介して他方の端子へ電流を流す複数個の一方向性ユニットと、第1の電源ラインと前記第2の電源ラインとの間に設けられ電力を蓄える蓄電装置と、を備え、交流電流を整流して前記第1の電源ラインおよび前記第2の電源ラインに電力を供給する電力供給装置の制御方法であって、前記スイッチング装置をオフさせる動作を、応答遅延時間に応じて前もって開始することを特徴としている。

【0041】本発明の第27の態様は、2個の端子、前記2個の端子の端子電圧を比較する比較ユニットおよび前記比較ユニットの比較結果に基づいてオン／オフ制御がされるスイッチング装置を有し、一方の前記端子から前記スイッチング装置を介して他方の前記端子へ電流を流す複数個の一方向性ユニットと、前記第1の電源ラインと前記第2の電源ラインとの間に設けられ電力を蓄える蓄電装置と、を備え、第1の前記一方向性ユニットの一方の端子は前記交流電流が給電される第1の入力端子に接続され、他方の端子は前記第1の電源ラインに接続されており、第2の前記一方向性ユニットの一方の端子は前記交流電流が給電される第2の入力端子に接続され、他方の端子は前記第1の電源ラインに接続されており、第3の前記一方向性ユニットの一方の端子は前記第2の電源ラインに接続され、他方の端子は前記第2の入力端子に接続されており、第4の前記一方向性ユニットの一方の端子は前記第2の電源ラインに接続され、他方の端

子は前記第2の入力端子に接続されており、交流電流を整流して第1および第2の電源ラインに電力を供給する電力供給装置の制御方法であって、前記第1ないし第4の一方性ユニットのうち、少なくとも2個の一方性ユニットに前記スイッチング装置をオフさせる動作を応答遅延時間に応じて前もって開始させることを特徴としている。

【0042】本発明の第28の態様は、2個の端子、前記2個の端子の端子電圧を比較する比較ユニットおよび前記比較ユニットの比較結果に基づいてオン／オフ制御が行われるスイッチング装置を有し、一方の前記端子から前記スイッチング装置を介して他方の前記端子へ電流を流す複数個の一方性ユニットと、交流電流が給電される第1の入力端子に一端が接続される第1の蓄電装置と、前記交流が給電される第2の入力端子に一端が接続される第2の蓄電装置と、を備え、第1の前記一方性ユニットの一方の端子は、前記第1の蓄電装置の他端に接続され、他方の端子は前記交流電圧が給電される第1の入力端子に接続されており、第2の前記一方性ユニットの一方の端子は、前記第2の蓄電装置の他端に接続され、他方の端子は、前記第1の蓄電装置の他端に接続された電力供給装置の制御方法において、前記第1および第2の一方性ユニットにおける対応するスイッチング装置をオフさせるための動作を応答遅延時間に応じて前もって開始させることを特徴とする電力供給装置の制御方法。

【0043】本発明の第29の態様は、第1、第3または第5の態様のいずれかの電力供給装置と、前記電力供給装置から供給される電力に基づいて予め定められた処理を実行する処理ユニットと、を備えたことを特徴としている。

【0044】本発明の第30の態様は、第29の態様の携帯型電子機器において、前記処理ユニットの少なくとも一部は、半導体基板上に集積化されていることを特徴としている。

【0045】本発明の第31の態様は、請求の範囲第1項、第3項または第5項のうちいずれか1項に記載の電力供給装置と、前記電力供給装置から供給される電力に基づいて、計時動作を行う計時ユニットと、を備えたことを特徴としている。

【0046】本発明の第32の態様は、第31の態様の電子時計において、前記計時ユニットの少なくとも一部は、半導体基板上に集積化されていることを特徴としている。

#### 【0047】

【発明の実施の形態】以下、本発明を実施するための最も良い形態について図面を参照して説明する。

#### 【0048】〔1〕 第1実施形態

〔1. 1〕 第1実施形態（～第4実施形態）の適用技術分野

ここで以下に説明する第1実施形態（～第4実施形態）の理解を助けるべく、第1実施形態（～第4実施形態）の適用される技術分野について図面を参照して説明する。

【0049】図15に、第1実施形態が適用される技術分野である4個のダイオードに代えて一方に電流を流す一方性ユニットを4つ使用した整流回路を用いた電力供給装置の構成を示す。

【0050】図15に示されるように、発電機100の一方の端子AG1は一方性ユニットU1介して、また、他方の端子AG2は一方性ユニットU2を介して、それぞれ電源の高電位側電圧Vddに接続されている。さらに、端子AG1は、一方性ユニットU3を介して、また、他方の端子AG2は一方性ユニットU4を介して、それぞれ電源の低位側電圧Vssに接続されている。

【0051】また、一方性ユニットU1はコンパレータCOM1とPチャンネル電界効果型のトランジスタP1から、一方性ユニットU2はコンパレータCOM2とPチャンネル電界効果型のトランジスタP2からそれぞれ構成されている。さらに、一方性ユニットU3はコンパレータCOM3とNチャンネル電界効果型のトランジスタN3から、一方性ユニットU4はコンパレータCOM4とNチャンネル電界効果型のトランジスタN4からそれぞれ構成されている。

【0052】なお、コンデンサ140は整流された電流を充電するものであり、負荷150は、これを電源として、当該電子機器において各種処理を実行するものである。このような構成において、端子AG1の電圧が、発電によって高電位側電圧Vddを上回ると、コンパレータCOM1の出力電圧はローレベルとなりトランジスタP1がオンする。また、端子AG2の電圧が、発電によって低位側電圧Vssを下回ると、コンパレータCOM4の出力電圧はハイレベルとなりトランジスタN4がオンする。これにより、電流は、端子AG1→トランジスタP1→コンデンサ140→トランジスタN4→端子AG2という閉ルートで流れる。この結果、コンデンサ140が充電される。

【0053】一方、端子AG1の電圧レベルが低位側電圧Vssを下回り、端子AG2の電圧レベルが高電位側電圧Vddを上回ると、トランジスタP2およびN3がオンする。これにより、電流は、端子AG2→トランジスタP2→コンデンサ140→トランジスタN3→端子AG1という閉ルートで流れる。この結果、コンデンサ140が充電される。

【0054】したがって、端子AG1、AG2において発生した交流電力は全波整流され、しかも、全波整流に際しての電圧降下による損失はないので発電機100が小振幅の交流電圧を発電する場合であっても、充電されたコンデンサ140によって、あるいは、整流された

電流によって直接、負荷150を稼働させることができることとなっている。

【0055】ところで、各一方向性ユニットU1～U4は、両端の電圧に基づいて電流を一方向に流すものであるが、端子電圧を比較するためのコンパレータCOM1～COM4は、両端子電圧の大小関係が逆転してからその結果を出力信号に反映するまでに応答遅延時間を生じる。

【0056】一般にMOSトランジスタで構成されるコンパレータの応答遅延時間は、 $C_g$ を出力トランジスタのゲート容量、 $I_{op}$ をコンパレータの動作電流としたとき、「 $C_g / I_{op}$ 」に比例する。すなわち、応答遅延時間と消費電流はほぼ反比例の関係にある。内蔵された発電機からの電力で駆動される電子時計においては、発電機の大きさが電子時計というスペースで制限されてしまい、大きな発電力を得ることができない。このため、電力のエネルギー収支を確保するために回路の低消費電流化が図られる。コンパレータCOM1～COM4においても、低消費電流化が図られ、動作電流 $I_{op}$ は最小限に抑える必要があり、コンパレータCOM1～COM4の応答遅延時間は特に大きくなる傾向にある。

【0057】このため、本来、オフとなるべき期間に整流用のトランジスタがオンしてしまい、電流が逆流してしまうといった問題があった。図16はコンパレータの遅延時間に伴う電流の逆流を説明するためのタイミングチャートである。ここで、図16(a)に示すように端子AG1の電圧が、時刻t1において高電位側電圧Vddを上回り、時刻t3において高電位側電圧Vddを下回るとする。この場合、一方向性ユニットU1のコンパレータCOM1は図16(b)に示す出力信号をトランジスタP1に供給する。この出力信号は、時刻t1から遅延時間td1が経過した時刻t2においてハイレベルからローレベルに立ち下がり、また時刻t3から遅延時間td1が経過した時刻t4においてハイレベルからローレベルに立ち下がる。

【0058】この場合において、遅延時間td1に対応する期間にあっては、端子AG1の電圧が高電位側電圧Vddを下回っているのにも拘わらず、トランジスタP1がオンしている。さらに、一方向性ユニットU4においても同様に、当該期間においてトランジスタN4がオンしている。

【0059】このため、当該期間にあっては、コンデンサS140→トランジスタP1→端子AG1→端子AG2→トランジスタN4→コンデンサS140の閉ルートで電流が逆流する。

【0060】図16(c)は、トランジスタP1を流れる電流を示したものである。この場合、充電電流のピークは、例えば、2～3mAであるが、逆流する電流のピークは10mA前後となる。

【0061】このように急峻な電流がコンデンサS140

から流れ出るとコンデンサS140が損傷を受けるといった問題がある。さらに、電流の逆流によって電源電圧にパルス状のノイズが印加されるので、電源電圧の給電によって動作する負荷150が誤動作するおそれもある。

【0062】そこで、本第1実施形態は、上述した問題に鑑みてなされたものであり、その目的とするところは、一方向性ユニットの遅延時間に伴う電流の逆流を防止し、発電された交流起電力を効率良く整流して電力として供給することにある。

【0063】[1.2] 第1実施形態の構成

図1は、本発明の第1実施形態にかかる電力供給装置の構成を示す回路図である。

【0064】この図に示されるように、本実施形態にかかる電力供給装置は、一方向性ユニットU1～U4に代えて、一方向性ユニットU10～U40を使用する点が図15に示した電力供給装置と異なっている。

【0065】まず、一方向性ユニットU10～U40において寄生ダイオードD1～D4は、一方向性ユニットU10～U40を集積化する際に作り込まれる。この場合、トランジスタP1、P2のバルク(ボディ)は高電位側電圧Vddに接続されているため、トランジスタP1、P2の寄生ダイオードD1、D2は、波線で示される方向で発生する。また、トランジスタN3、N4のバルク(ボディ)は低位側電圧Vssに接続されているため、トランジスタN3、N4の寄生ダイオードD3、D4は、波線で示される方向で発生する。したがって、各寄生ダイオードD1～D4の向きは、各トランジスタがオン状態となったとき、そこに流れる電流の向きと一致するように構成されている。この例では、各寄生ダイオードD1～D4の降下電圧をVfで表すものとする。ここで、端子AG1の電圧が電圧(Vdd+Vf)を越えたとすると、寄生ダイオードD1はオン状態となり、電流が端子AG1からコンデンサS140に流れることになる。したがって、コンパレータCOM1に大きな応答遅延時間があったとしても、寄生ダイオードD1によって整流動作が行われることになる。

【0066】なお、寄生ダイオードD1～D4に充電電流が流れると、寄生トランジスタが導通してラッチアップを引き起こすおそれがある。ラッチアップは、CMOSLSIに特有の現象であるが、ガードバンドや、トレンチ分離などの集積回路技術によって防止することは十分可能である。

【0067】図2に図1の電力供給装置を半導体基板上に集積化した場合のレイアウトを示す。整流用に用いられる電界効果トランジスタには、高電位側電源Vddおよび低電位側電源Vssという電源電圧を超えた電圧が印加されるため、ラッチアップに配慮する必要がある。図2のレイアウトは、N型基板上に配置した場合である。

【0068】PチャネルトランジスタP1、P2の周りのN+拡散層P<sub>h</sub>N<sup>+</sup>は、高電位側電源Vddに接続されて

おり、NチャネルトランジスタN3、N4の周りのP+拡散層P h P+は、低電位側電源Vssに接続されている。これらのN+拡散層P h N+およびP+拡散層P h P+は、ガードリングの役割を有し、ラッチアップの原因となる基板電流を抑制することとなる。

【0069】またさらなるラッチアップ対策として、PチャネルトランジスタP1、P2およびNチャネルトランジスタN3、N4の整流用の電界効果トランジスタの周りを高電位側電源配線LVddおよび低電位側電源配線LVssの電源配線で囲み、各素子P1、P2、N3、N4間の距離も十分に離間して、分離している。

【0070】さらに本電力供給装置は、ブリッジ回路であり、整流動作特性のばらつきをより低減させるためには、図2に示すように、端子AG1側と、端子AG2側とで、(左右)対称に配置するのが望ましい。すなわち、PチャネルトランジスタP1とPチャネルトランジスタP2の間あるいはNチャネルトランジスタN3とNチャネルトランジスタN4の間を仮想的な境界線として、境界線に対して図面左側にPチャネルトランジスタP1およびNチャネルトランジスタN3を十分に離間して配置し、さらに境界線から離れた方向にコンパレータCOM1の配置領域ACOM1およびコンパレータCOM3の配置領域ACOM3を配置する。

【0071】そして、PチャネルトランジスタP1、NチャネルトランジスタN3、配置領域ACOM1およびの配置領域ACOM3と境界線を介して対称にPチャネルトランジスタP2、NチャネルトランジスタN4、コンパレータCOM2の配置領域ACOM2およびのコンパレータCOM4の配置領域ACOM4を配置する。

【0072】ところで、図15示した電力供給装置において、電流の逆流が生じたのは、各コンパレータCOM1～COM4の応答遅延時間によって、本来、トランジスタP1、P2、N3、N4がオフすべき期間においてオンしているからであった。

【0073】そこで、本第1実施形態にあっては、コンパレータCOM1～COM4により比較を行うに際し、コンパレータCOM1～COM4の入力信号にオフセットを持たせることによって、応答の開始タイミングを従来のものよりも早く設定し、同じ応答遅延時間であっても比較結果が早く得られるようにしている。

【0074】レベルシフタ10～40はこのオフセットを持たせるために設けられたものであり、レベルシフタ10または20は、高電位側電圧Vddに対して各々電圧Voffset1またはVoffset2だけ高位側に出力電圧をレベルシフトさせ、このレベルシフタさせた電圧をコンパレータCOM1またはCOM2の正入力端子(+)に各々供給するように構成されている。

【0075】一方、レベルシフタ30および40は、低電位側電圧Vssに対して各々電圧Voffset3またはVoffset4だけ低位側に出力電圧をレベルシフタさせ、このレ

ベルシフタさせた電圧をコンパレータCOM3およびCOM4の正入力端子(+)に各々供給するように構成されている。

【0076】各レベルシフタ10～40で発生する電圧Voffset1～Voffset4の値は、コンパレータCOM1～COM4の各応答遅延時間td1～td4に基づいて、電流の逆流が発生しないように定められている。より具体的には、電圧Voffset1～Voffset4は、数十[mV]程度に設定される。

【0077】したがって、コンパレータCOM1またはCOM2は、端子AG1または端子AG2の電圧が高電位側電圧Vddを下回る直前にローレベルからハイレベルへ変化する各出力信号を生成し、これらにより、トランジスタP1またはP2がオンからオフに切り換わるようになっている。また、コンパレータCOM3またはCOM4は、端子AG1または端子AG2の電圧が低電位側電圧Vssを上回る直前にハイレベルからローレベルへ変化する各出力信号を生成し、これらにより、トランジスタN3またはN4がオンからオフに切り換わるようになっている。

【0078】ここで、高電位側電圧Vddに接続されるコンパレータCOM1、COM2の一例について図3を参照して説明する。図3に示されるように、コンパレータCOM1、COM2は、一対の負荷トランジスタ211、212と、一対の入力トランジスタ213、214と、出力トランジスタ215と、定電流源216、217とから構成される。このうち、負荷トランジスタ211、212および出力トランジスタ215はPチャネル電界効果型であるが、入力トランジスタ213、214はNチャネル電界効果型である。そして、入力トランジスタ213、214の各ゲートが、それぞれコンパレータ201(202)の負入力端(-)、正入力端(+)となる一方、出力トランジスタ215のドレインが出力端OUTとなっている。

【0079】このような構成において、負荷トランジスタ211、212は、カレントミラーアイ路となるので、その負荷トランジスタ211、212に流入する各電流値は互いに等しい。したがって、入力トランジスタ213、214のゲートに流入する電流(電圧)差が増幅されて、その差が端子Aに現れるが、これを途中で受けるトランジスタ211、212は同じ電流値しか受容しないので、その差電流(電圧)は、次第に大きく増幅されてトランジスタ215のゲートに流入することとなる。

【0080】この結果、コンパレータ201の出力端OUTたるトランジスタ215のドレイン電圧は、正入力端(+)たるトランジスタ214のゲート電流(電圧)が負入力端(-)たるトランジスタ213のゲート電流(電圧)を少しでも越えると、高電位側電圧Vddに大きく振られる一方、そうでなければ、反対に低位側電圧Vssに大きく振られることとなる。

【0081】このようなコンパレータCOM1 (COM2) によれば、トランジスタ211、212を能動負荷として用いているので、定電流源216、217以外に抵抗を1個も用いないで済む。このため、集積化の場合に極めて有利となる。

【0082】一般にMOSトランジスタで構成されるコンパレータの応答遅延時間は、 $C_g$ を出力トランジスタのゲート容量、 $I_{op}$ をコンパレータの動作電流としたとき、「 $C_g / I_{op}$ 」に比例する。すなわち、応答遅延時間と消費電流はほぼ反比例の関係にある。内蔵された発電機からの電力で駆動される電子時計においては、発電機の大きさが電子時計というスペースで制限されて大きな発電力を得ることができない。このため、電力のエネルギー収支を確保するために回路の低消費電流化が図られる。コンパレータCOM1、COM2においても、低消費電流化が図られ動作電流 $I_{op}$ は最小限に抑える必要があり、コンパレータCOM1、COM2の応答遅延時間は特に大きくなる傾向にある。

【0083】ところで、コンパレータCOM1、COM2は、レベルシフタ10、20によってレベルシフトされた電圧を入力する構成となっているが、このような構成は、図3における入力トランジスタ213、214のしきい値電圧 $V_{th}$ を異ならせることでも可能である。

【0084】詳細には、負入力端(−)側のトランジスタ213のしきい値電圧 $V_{th}$ を、正入力端(+)側のトランジスタ214のそれよりも大きくすれば、図1におけるレベルシフタ10、20と同等の作用効果を実現できる。

【0085】この場合において、入力トランジスタ213、214のしきい値電圧 $V_{th}$ を異ならせるには、トランジスタサイズを変えることによって可能である。具体的には、入力トランジスタ213のゲート幅を入力トランジスタ214のゲート幅より狭くすることで、入力トランジスタ213のしきい値電圧 $V_{th}$ を上げることができる。さらに、不純物の打ち込みなどのプロセス的な方法などによっても入力トランジスタ213、214のしきい値電圧 $V_{th}$ を異ならせることが可能である。

【0086】また、図4に示すように、同一サイズ、同一能力のトランジスタを並列に接続することによりトランジスタ213あるいはトランジスタ214と等価な回路を実現することができる。すなわち、トランジスタ213に代えて、同一サイズ、同一能力の二つのトランジスタ213A、213Bを並列接続し、トランジスタ214に代えて同一サイズ、同一能力のトランジスタ214A、214B、214Cを並列接続する。

【0087】このような構成とすることにより、正入力端(+)側の方が差動対トランジスタの能力が高くなり、負入力端(−)側の端子電圧を正入力端(+)側の電圧よりも高くしないとトランジスタ214A、214B、214Cはオン状態とならず、コンパレータ出力が

反転することはない。

【0088】コンパレータにおける検出動作としては、例えば、正入力端(+)側を基準として、正入力端(+)側に高電位側電圧 $V_{dd}$ を印加した場合、負入力端(−)側に電圧 $V_{dd}$ よりも電圧 $\alpha$ だけ高位の電圧( $V_{dd} + \alpha$ )以上の電圧を印加した場合にのみ、コンパレータは反転して“L”レベルを出力することとなる。

【0089】次に、低位側電圧 $V_{ss}$ に接続されるコンパレータCOM3、COM4の一例について図5を参照して説明する。図5に示されるように、コンパレータCOM3 (COM4) は、一对の負荷トランジスタ231、232と、一对の入力トランジスタ233、234と、出力トランジスタ235と、定電流源236、237とから構成される。このうち、負荷トランジスタ231、232および出力トランジスタ235はNチャネル電界効果型であるが、入力トランジスタ233、234はPチャネル電界効果型である。そして、入力トランジスタ233、234の各ゲートが、それぞれコンパレータCOM3 (COM4) の負入力端(−)、正入力端(+)となる一方、出力トランジスタ235のソースが出力端OUTとなっている。

【0090】このようにコンパレータCOM3 (COM4) は、高電位側電圧 $V_{dd}$ に接続されるコンパレータCOM1 (COM2) (図3参照) とは、全く逆極性で構成される。このコンパレータCOM3 (COM4)においても、コンパレータCOM1 (COM2) と同様に、入力トランジスタ233、234のしきい値電圧 $V_{th}$ を異ならせ、これによりレベルシフタ30、40をそれらの内部に取り込むことが可能である。

【0091】詳細には、負入力端(−)側のトランジスタ233のしきい値電圧 $V_{th}$ を、正入力端(+)側のトランジスタ234のそれよりも大きくすれば、図1におけるレベルシフタ30、40と同等の作用効果を実現できる。なお、入力トランジスタ30、40のしきい値電圧 $V_{th}$ を異ならせる方法は、コンパレータCOM1 (COM2) の場合と同様である。

【0092】[1. 3] 第1実施形態の動作

次に、本実施形態にかかる電力供給装置の動作について説明する。この例では、各コンパレータCOM1～COM4の応答遅延時間は、 $t_d$ と等しく、各レベルシフタ10～40のオフセット電圧は $V_{offset}$  (=数十[mV]) に設定されており、各トランジスタP1、P2、N3、N4の降下電圧は $V_{on}$ と等しいものとする。

【0093】なお、本実施形態の電力供給装置は、一方向性ユニットU10およびU40に対して、一方向性ユニットU20およびU30が対称的に構成されている。したがって、端子AG2の電圧が端子AG1の電圧を上回る場合の一方向性ユニットU20およびU30の動作は、端子AG1の電圧が端子AG2の電圧を上回る場合の一方向性ユニットU10およびU40の動作と同様で

ある。このため、以下の説明においては、端子A G 1の電圧が端子A G 2の電圧を上回る場合について説明し、逆の場合については同様であるので説明を省略する。

【0094】上述したようにオフセット電圧V offsetは応答遅延時間t dに応じて定められる。したがって、オフセット電圧V offsetが降下電圧V onを下回る場合もあれば、オフセット電圧V offsetが降下電圧V onを上回る場合もある。以下、場合を分けて説明する。

【0095】[1. 3. 1] オフセット電圧がトランジスタの降下電圧を下回る場合

まず、 $V_{offset} < V_{on}$ の場合について、図6を参照しつつ説明する。図6はオフセット電圧がトランジスタの降下電圧を下回る場合のタイミングチャートである。

【0096】時刻t 1において、端子A G 1の電圧が高電位側電圧V ddを上回り、さらに上昇し、時刻t 2において電圧( $V_{dd} + V_{offset}$ )を上回ると、コンパレータCOM 1はその出力信号のレベルをハイレベルからローレベルに変化させる動作を開始する。しかしながら、コンパレータCOM 1には応答遅延時間t dが存在するため、出力信号は、時刻t 2の直後にローレベルとはならない。このため、端子A G 1の電圧は、さらに上昇し、時刻t 3において、電圧( $V_{dd} + V_f$ )に達する。すると、寄生ダイオードD 1がオンからオフに切り換わる。

【0097】一方、時刻t 1において、端子A G 2の電圧が低電位側電圧V ssを下回り、さらに下降し、時刻t 2において電圧( $V_{ss} - V_{offset}$ )を下回ると、コンパレータCOM 4はその出力信号のレベルをローレベルからハイレベルに変化させる動作を開始する。しかしながら、コンパレータCOM 4には応答遅延時間t dが存在するため、出力信号は、時刻t 2の直後にハイレベルとはならない。

【0098】すなわち、時刻t 2を経過しても端子A G 2の電圧はさらに下降し、時刻t 3において、電圧( $V_{ss} - V_f$ )に達する。これにより初めて寄生ダイオードD 4がオンからオフに切り換わる。

【0099】この結果、時刻t 3から寄生ダイオードD 1およびD 4による充電が開始されることとなる。この場合、端子A G 1 → 寄生ダイオードD 1 → コンデンサ140 → 寄生ダイオードD 4 → 端子A G 2の閉ルートが形成され、充電電流がコンデンサ140に流れ込む。

【0100】この後、時刻t 2から応答遅延時間t dが経過した時刻t 4に至ると、コンパレータCOM 1の出力信号は、ハイレベルからローレベルに変化し、トランジスタP 1がオフからオンに切り換わる。すると、端子A G 1の電圧は電圧( $V_{dd} + V_{on}$ )まで下降することとなる。

【0101】一方、時刻t 4において、コンパレータCOM 4の出力信号はローレベルからハイレベルに変化し、トランジスタN 4がオフからオンに切り換わる。すると、端子A G 2の電圧は電圧( $V_{ss} - V_{on}$ )まで上昇

することとなる。したがって、時刻t 4からトランジスタP 1およびN 4による充電が開始される。この場合、端子A G 1 → トランジスタP 1 → コンデンサ140 → トランジスタN 4 → 端子A G 2の閉ルートが形成され、充電電流がコンデンサ140に流れ込む。寄生ダイオードのオン抵抗値よりもトランジスタのオン抵抗値の方が小さいため、トランジスタを用いた充電の方が、大きな充電電流を流すことができる。充電電流の波形が時刻t 4において急峻に立ち上がっているのは、このためである。

【0102】この後、発電機100の起電圧が減少はじめ、やがて時刻t 5に至ると、端子A G 1の電圧が電圧( $V_{dd} + V_{offset}$ )を下回る。すると、コンパレータCOM 1はその出力信号のレベルをローレベルからハイレベルに変化させる動作を開始する。

【0103】しかしながら、コンパレータCOM 1には応答遅延時間t dが存在するので、入力の大小関係が逆転してもそれが出力信号に即刻反映されるわけではない。このため、時刻t 5から応答遅延時間t dが経過する時刻t 6までの期間においては、相変わらずトランジスタP 1がオンしている。同様にして、コンパレータCOM 4においても時刻t 5から時刻t 6までの期間中は出力信号がハイレベルであるから、相変わらずトランジスタN 4はオンしている。したがって、時刻t 5から時刻t 6の期間においてもトランジスタP 1およびN 4を用いた充電が行われる。

【0104】この後、時刻t 6に至ると、コンパレータCOM 1の出力信号がハイレベルになるとともにコンパレータCOM 4の出力信号がローレベルになるので、トランジスタP 1およびN 4は、オンからオフに切り換わる。これにより、端子A G 1 → トランジスタP 1 → コンデンサ140 → トランジスタN 4 → 端子A G 2の閉ルートが遮断され、充電電流が流れなくなる。

【0105】ここで、オフセット電圧V offsetは、コンパレータCOM 1、COM 4の応答遅延時間t dを考慮して定められたものであるから、端子A G 1の電圧が高電位側電圧V ddを下回るとともに端子A G 2の電圧が低電位側電圧V ssを上回る時刻t 7よりも前に、上記した閉ルートを確実に遮断することができる。換言すれば、一方向性ユニットU 10～U 40において、それらの一方の端子電圧が他方の端子電圧を下回る前に、トランジスタP 1、P 2、N 3、N 4をオフするように、コンパレータCOM 1～COM 4の比較動作を応答遅延時間t dに応じて前もって開始しているのである。

【0106】[1. 3. 2] オフセット電圧がトランジスタの降下電圧を上回る場合次に、 $V_f > V_{offset} > V_{on}$ の場合について、図7を参照しつつ説明する。図7はオフセット電圧がトランジスタの降下電圧を上回る場合のタイミングチャートである。

【0107】[1. 3. 2. 1] 非充電状態から充電

## 状態へ変化する時の動作

図7に示されるように、時刻t1において、端子AG1の電圧が高電位側電圧Vddを上回ると、コンパレータCOM1はその出力信号をハイレベルからローレベルに変化させるように動作を開始する。しかしながら、コンパレータCOM1には応答遅延時間tdが存在するため、時刻t1の直後に output 信号のレベルはハイレベルからローレベルへ切り換わらない。このため、端子AG1の電圧はさらに上昇する。

【0108】一方、時刻t1において、端子AG2の電圧が低位側電圧Vssを下回ると、コンパレータCOM4はその出力信号をローレベルからハイレベルに変化させるように動作を開始する。しかしながら、コンパレータCOM4には応答遅延時間tdが存在するため、直ちにトランジスタN4がオフからオンに切り換わることはない。このため、端子AG2の電圧はさらに下降する。

【0109】時刻t2において、端子AG1の電圧が、高電位側電圧Vddより寄生ダイオードD1の降下電圧Vfだけ高位になる電圧(Vdd+Vf)に達すると、寄生ダイオードD1がオンする。また、この時、端子AG2の電圧が、低位側電圧Vssより寄生ダイオードD4の降下電圧Vfだけ低位になる電圧(Vss-Vf)に達するため、寄生ダイオードD4がオンする。

【0110】これにより、端子AG1→寄生ダイオードD1→コンデンサ140→寄生ダイオードD4→端子AG2の閉ルートで充電電流が流れ、コンデンサ140が充電される。すなわち、寄生ダイオードD1およびD4は、コンパレータCOM1およびCOM4の動作とは関係なく、充電電流をコンデンサ140に流し込むことができる。

【0111】したがって、この例では、非充電状態から充電状態に切り換わる時に、寄生ダイオードD1およびD4を用いた充電が行われることになる。なお、端子AG1の電圧が緩やかに立ち上がる場合、換言すれば発電周波数が低い場合、あるいは電圧Voffsetの値が小さい場合には、時刻t1から応答遅延時間が経過するまでに、端子AG1の電圧が電圧(Vdd+Vf)を上回らないことがある。そのような場合には、トランジスタP1およびN4を用いた充電が行われることになる。

【0112】[1. 3. 2. 2] 充電状態の動作  
時刻t1から応答遅延時間tdが経過して時刻t3に至ると、コンパレータCOM1の出力信号はハイレベルからローレベルへ変化する。これにより、トランジスタP1はオフからオンに切り換わると、端子AG1の電圧は下降し、電圧(Vdd+Von)となる。

【0113】一方、コンパレータCOM4の出力信号は、時刻t4においてローレベルからハイレベルへ変化する。これにより、トランジスタN4がオフからオンに切り換わると、端子AG2の電圧は上がり、電圧(Vss-Von)となる。端子AG1の電圧は次にトランジスタ

P1がオフするまで維持され、端子AG2の電圧は次にトランジスタN4がオフするまで維持される。

【0114】したがって、時刻t3から時刻t4までの期間にあっては、端子AG1→トランジスタP1→コンデンサ140→トランジスタN4→端子AG2の閉ルートで充電電流が流れ、コンデンサ140が充電される。

【0115】ところで、トランジスタP1およびN4のオン抵抗値は小さいので、電圧Vonの値も小さくなる。このため、時刻t3において、端子AG1の電圧は電圧(Vdd+Voffset)を下回り、端子AG2の電圧は電圧(Vss-Voffset)を上回る。したがって、時刻t3から、コンパレータCOM1はその出力信号をローレベルからハイレベルに変化させる動作を開始し、一方、コンパレータCOM4はその出力信号をハイレベルからローレベルに変化させる動作を開始する。

【0116】しかし、コンパレータCOM1およびコンパレータCOM4には応答遅延時間tdが存在するので、時刻t3の直後にそれらの出力信号が変化することはない。

【0117】この後、時刻t3から応答遅延時間tdが経過して時刻t4になると、コンパレータCOM1の出力信号はハイレベルとなり、トランジスタP1はオンからオフに切り換わる。一方、時刻t4において、コンパレータCOM4の出力信号はローレベルとなり、トランジスタN4はオンからオフに切り換わる。トランジスタP1がオフすると、端子AG1の電圧は上昇し、当該電圧が高電位側電圧Vddより寄生ダイオードD1の降下電圧Vfだけ高位の電圧(Vdd+Vf)に達する。すると、寄生ダイオードD1がオフからオンに切り換わる。このため、端子AG1の電圧は、次にトランジスタP1がオンするまで電圧(Vdd+Vf)を維持する。

【0118】一方、端子AG1の電圧は、時刻t4において下降して、低位側電圧Vssより寄生ダイオードD4の降下電圧Vfだけ低位の電圧(Vss-Vf)に達する。すると、寄生ダイオードD4がオフからオンに切り換わる。このため、端子AG2の電圧は、次にトランジスタN4がオンするまで電圧(Vss-Vf)を維持する。

【0119】このようにして、時刻t3から時刻t4までの期間にあっては、寄生ダイオードD1およびD4を用いた充電が行われる。この場合には、端子AG1→寄生ダイオードD1→コンデンサ140→寄生ダイオードD4→端子AG2の閉ルートで充電電流が流れ、コンデンサ140が充電される。

【0120】以後、トランジスタP1およびN4がオンで寄生ダイオードD1およびD4がオフである第1の状態と寄生ダイオードD1およびD4がオンでトランジスタP1およびN4がオフの第2の状態とを交互に繰り返し、コンデンサ140が充電される。

【0121】[1. 3. 2. 3] 充電状態から非充電状態へ切り換わるときの動作

次に、充電状態から非充電状態へ切り換わるときの動作を説明する。図7に示すように、時刻  $t_{14}$ において、端子AG1の電圧が電圧 ( $V_{dd} + V_f$ ) を下回るとともに端子AG2の電圧が電圧 ( $V_{ss} - V_f$ ) を上回ったとすると、寄生ダイオードD1、D4はオンからオフに切り換わり、これ以降、オフを維持する。

【0122】また、時刻  $t_{14}$ においてトランジスタP1、N4はオフとなるので、端子AG1の電圧は次第に下降し、端子AG2の電圧は次第に上昇する。時刻  $t_{16}$ において、トランジスタP1およびN4は再びオンする。しかし、時刻  $t_{15}$ において、端子AG1の電圧が電圧 ( $V_{dd} + V_{offset}$ ) を下回り、端子AG2の電圧が電圧 ( $V_{ss} - V_{offset}$ ) を上回るので、時刻  $t_{15}$ から応答遅延時間  $t_d$ が経過した時刻  $t_{17}$ において、トランジスタP1およびN4はオフとなる。

【0123】オフセット電圧  $V_{offset}$ は、上述したように応答遅延時間  $t_d$ を考慮して、端子AG1の電圧が高電位側電圧  $V_{dd}$ を下回る前にトランジスタP1がオフし、また、端子AG2の電圧が低電位側電圧  $V_{ss}$ を上回る前にトランジスタN4がオフするように設定されている。したがって、コンデンサ140に充電された電流が逆流することを確実に防止できる。

【0124】このように、第1実施形態によれば、コンパレータCOM1～COM4の応答遅延時間  $t_d$ を考慮したオフセット電圧  $V_{offset}$ を生成し、レベルシフトされた電圧を各コンパレータCOM1～COM4の正入力端子 (+) に供給している。これにより、コンデンサ140の状態を充電状態から非充電状態に切り換える際、端子AG1の電圧が高電位側電圧  $V_{dd}$ を下回った場合、あるいは、端子AG2の電圧が低電位側電圧  $V_{ss}$ を上回った場合に各トランジスタP1、P2、N3、N4を必ずオフさせて、急峻な電流がコンデンサ140から流れ出すことを確実に防止することができる。この結果、コンデンサ140を保護することができ、さらに、電流の逆流によって電源電圧にパルス状のノイズが重畠されるのを防止して、負荷150を安定して動作させることができる。

【0125】また、 $V_{offset} < V_{on}$ の条件下では、非充電状態から充電状態に切り換わる時に寄生ダイオードD1～D4による充電が行われるので、充電効率を高めることができる。さらに、 $V_{offset} > V_{on}$ の条件下では、充電状態において、寄生ダイオードD1～D4による充電と各トランジスタトランジスタP1、P2、N3、N4による充電を交互に繰り返すことができるので、寄生ダイオードD1～D4を用いない場合と比較して、充電効率を2倍に高めることができる。

【0126】[1. 4] 第1実施形態の変形例

[1. 4. 1] 第1変形例

上述した第1実施形態の電力供給装置において、レベルシフタ10～40は、それぞれコンパレータCOM1～COM4の正入力端 (+) 側に設けられているが、負入力端 (-) 側に設ける構成としても良い。レベルシフタ10および20を負入力端 (-) 側に設ける場合には、端子AG1、AG2の電圧が、各応答遅延時間  $t_{d1}$ 、 $t_{d2}$ に相当する電圧  $V_{offset1}$ 、 $V_{offset2}$ だけ低位側にレベルシフトされて、このレベルシフトされた電圧がコンパレータCOM1、COM2の負入力端 (-) に供給される構成となる。また、レベルシフタ30および40を負入力端 (-) 側に設ける場合には、端子AG1、AG2の電圧が、各応答遅延時間  $t_{d3}$ 、 $t_{d4}$ に相当する電圧  $V_{offset3}$ 、 $V_{offset4}$ だけ高位側にレベルシフトされて、このレベルシフトされた電圧がコンパレータCOM3、COM4の負入力端 (-) に供給される構成となる。要は、コンパレータCOM1～COM4が、応答遅延時間  $t_{d1}$ ～ $t_{d4}$ を考慮して、端子AG1の電圧が高電位側電圧  $V_{dd}$ を下回る前、端子AG2の電圧が低電位側電圧  $V_{ss}$ を上回る前に、閉ルートを遮断する構成とすれば足りる。

【0127】[1. 4. 2] 第2変形例

また、通常、コンパレータCOM1～COM4を同一形式のものとすれば、応答遅延時間  $t_{d1}$ ～ $t_{d4}$ が略同一となるので、 $V_{offset1} = V_{offset2} = V_{offset3} = V_{offset4}$ とすれば足りる。ただし、整流性能等を重視する場合であれば、各コンパレータCOM1～COM4の特性に合わせて、 $V_{offset1}$ ～ $V_{offset4}$ を個別に設定するようにしても良い。

【0128】くわえて、図示の例では、レベルシフタ10～40は、それぞれコンパレータCOM1～COM4に対して外部回路となっているが、コンパレータCOM1～COM4に内蔵する構成、さらに、トランジスタP1、P2、N3、N4とともに集積化する構成としても良い。

【0129】さらにくわえて、一方向性ユニットU1～U4をMOS-ICとして集積化し、あるいは、一方向性ユニットU1～U4および負荷150を構成する電子回路の少なくとも一部をMOS-ICとして集積化する構成としても良い。このように集積化すれば、小型化に大いに寄与することができる。

【0130】[1. 4. 3] 第3変形例

また、電流の逆流防止のためには、端子AG1→トランジスタP1→コンデンサ140→トランジスタN4→端子AG2の閉ルート、端子AG2→トランジスタP2→コンデンサ140→トランジスタN3→端子AG1の閉ルートにおいて、その一部を遮断すればよい。

【0131】したがって、レベルシフタ10および20のみを用いてレベルシフタ30および40を省略してもよいし、逆に、レベルシフタ30および40のみを用いてレベルシフタ10および20を省略してもよい。

【0132】また、レベルシフタ10および30のみを用いてレベルシフタ20および40を省略するようにしてもよいし、逆に、レベルシフタ20および40のみを用いてレベルシフタ10および30を省略するようにしてもよい。なお、この点は、コンパレータCOM1～COM4の入力トランジスタにおいて、しきい値電圧Vthを異ならせる場合、あるいは、レベルシフタ10～40をコンパレータCOM1～COM4の負入力端子

(-) 側に設ける場合にも同様である。

### 【0133】〔2〕 第2実施形態

#### 〔2. 1〕 第2実施形態の構成

次に、本発明の第2実施形態に係る電力供給装置の構成について図面を参照しつつ説明する。

【0134】図8は第2実施形態に係る電力供給装置のブロック図である。この図8に示すように電力供給装置は、発電機100、昇圧コンデンサ130、一方向性ユニットU50およびU60、コンデンサ140、および負荷150から大略構成されており、昇圧整流ができるようになっている。なお、この例では、高電位側電圧Vddを基準電位(GND)としている。まず、一方向性ユニットU50は、電圧V2が高電位側電圧Vddを上回る場合に端子X1から端子X2に向けて電流を流し、電圧V2が高電位側電圧Vddを下回る場合には電流を流さないように構成されている。この一方向性ユニットU50は、発電機100の起電圧を半波整流し、昇圧コンデンサ130を充電するために用いられる。一方向性ユニットU50は、トランジスタP5と寄生ダイオードD5、コンパレータCOM5およびレベルシフタ50を備えている。レベルシフタ50は電圧V2を電圧Voffset5だけ低電位側にレベルシフトさせて電圧(V2-Voffset5)を発生し、これをコンパレータCOM5の負入力端子(-)に供給している。

【0135】仮に、レベルシフタ50を省略し、電圧V2をコンパレータCOM5の負入力端子(-)に直接供給したとすると、コンパレータCOM5の応答遅延時間td5によって、電圧V2が高電位側電圧Vddを下回ってから応答遅延時間td5が経過するまでの期間、昇圧コンデンサ130→発電機100→トランジスタP5→昇圧コンデンサ130の閉ルートで電流が逆流してしまう。

【0136】上述したレベルシフタ50はこれを防止するために設けられたものである。この場合、コンパレータCOM5は、電圧(V2-Voffset5)と高電位側電圧Vddを比較するから、電圧V2が高電位側電圧Vddに対して電圧Voffset5だけ高位側にある時点で、コンパレータCOM5はその出力信号をローレベルからハイレベルに切り換えるように動作を開始する。

【0137】ここで、電圧Voffset5は、応答遅延時間td5を考慮して電流の逆流が発生しないように定められており、およそ数十[mV]に設定される。したがつ

て、コンパレータCOM5は、電圧V2が高電位側電圧Vddを下回る直前にローレベルからハイレベルへ変化する出力信号を生成して、トランジスタP5がオンからオフに切り換えることができるようになっている。なお、コンパレータCOM5としては、例えば、第1実施形態で説明したコンパレータCOM1を使用することができる(図3参照)。

【0138】次に、一方向性ユニットU60は、電圧V1が電圧V2を上回る場合に端子X3から端子X1に向けて電流を流し、電圧V1が電圧V2を下回る場合には電流を流さないように構成されている。この一方向性ユニットU60は、昇圧コンデンサ130とコンデンサ140とを接続することによって、昇圧を行うとともに発電機100の起電圧を整流するために用いられる。一方向性ユニットU60は、トランジスタN6と寄生ダイオードD6、コンパレータCOM6およびレベルシフタ60を備えている。レベルシフタ60は電圧V1を電圧Voffset6だけ低電位側にレベルシフトさせて電圧((V1-Voffset)6)を発生し、これをコンパレータCOM6の正入力端子(+)に供給している。

【0139】仮に、レベルシフタ60を省略し、電圧V1をコンパレータCOM6の正入力端子(+)に直接供給したとすると、コンパレータCOM6の応答遅延時間td6によって、電圧V1が電圧V2を下回ってから応答遅延時間td6が経過するまでの期間、トランジスタN6はオン状態を維持する。このため、当該期間において、昇圧コンデンサ130→トランジスタN6→コンデンサ140→発電機100→昇圧コンデンサ130の閉ルートで電流が逆流してしまう。

【0140】上述したレベルシフタ60はこれを防止するために設けられたものである。この場合、コンパレータCOM6は、電圧((V1-Voffset)6)と電圧V2を比較するから、電圧V1が電圧V2に対して電圧Voffset6だけ高位側にある時点で、コンパレータCOM6はその出力信号をハイレベルからローレベルに切り換えるように動作を開始する。ここで、電圧Voffset6は、応答遅延時間td6を考慮して電流の逆流が発生しないように定められている。したがって、コンパレータCOM6は、電圧V1が電圧V2を下回る直前にハイレベルからローレベルへ変化する出力信号を生成し、これにより、トランジスタN6がオンからオフに切り換えることができるようになっている。

### 【0141】〔2. 2〕 第2実施形態の動作

次に、本実施形態にかかる電力供給装置の動作について説明する。この例では、各コンパレータCOM5、COM6の応答遅延時間は、tdと等しく、各レベルシフタ50、60オフセット電圧はVoffsetに設定されており、各トランジスタP5、N6の降下電圧はVonと等しいものとする。

【0142】上述したようにオフセット電圧Voffsetは

応答遅延時間  $t_d$  に応じて定められる。したがって、オフセット電圧  $V_{offset}$  が降下電圧  $V_{on}$  を下回る場合もあれば、オフセット電圧  $V_{offset}$  が降下電圧  $V_{on}$  を上回る場合もあるが、この例では、 $V_{offset} < V_{on}$  であるものとする。図9はオフセット電圧がトランジスタの降下電圧を下回る場合における電圧  $V_2$  の波形図である。図9に示すように、電圧  $V_2$  は発電機100の起電圧に応じて略正弦波状に変化する。

【0143】この場合において、期間TAにおいては、電圧  $V_2$  が高電位側電圧  $V_{dd}$  (基準電圧GND) を上回るため、一方向性ユニットU50によって半波整流が行われ、昇圧コンデンサ130が充電される。

【0144】一方、期間TBにおいては、一方向性ユニットU60によって半波整流が行われ、コンデンサ140が充電される。

【0145】さらに、期間TBにおいては、一方向性ユニットU60が接続状態となるので、昇圧コンデンサ130の端子間電圧と発電機100の起電圧が加算された電圧によって、コンデンサ140が充電される。すなわち、昇圧整流が行われることになる。

【0146】次に、期間TAにおける電力供給装置の動作を説明する。図9に示すように、時刻  $t_1$  において、電圧  $V_2$  が高電位側電圧  $V_{dd}$  より電圧  $V_{offset}$  だけ高位にある電圧 ( $V_{dd} + V_{offset}$ ) を上回ると、COM5はその出力信号をハイレベルからローレベルに変化させるように動作を開始する。

【0147】しかしながら、コンパレータCOM5には応答遅延時間  $t_d$  が存在するため、出力信号のレベルは時刻  $t_1$  の直後にローレベルへ変化することはない。このため、電圧  $V_2$  はさらに上昇し、時刻  $t_1'$ において、電圧 ( $V_{dd} + V_f$ ) に達する。すると、寄生ダイオードD5がオフからオンに切り換わる。この場合、充電電流は、端子X1 → 寄生ダイオードD5 → 端子X2 → 発電機100 → 昇圧コンデンサ130 → 端子X1の閉ルートで流れ、これによって、昇圧コンデンサ130が充電される。

【0148】この後、時刻  $t_1$  から応答遅延時間  $t_d$  が経過して時刻  $t_2$  に至ると、コンパレータCOM5の出力信号はハイレベルからローレベルに変化する。これにより、トランジスタP5がオンになり、端子X2と端子X1がトランジスタP5を介して接続される。これにより、電圧  $V_2$  が電圧 ( $V_{dd} + V_{on}$ ) まで下降する。トランジスタP5の降下電圧  $V_{on}$  は寄生ダイオードD5の降下電圧  $V_f$  よりも小さいので、寄生ダイオードD5は、トランジスタP5がオンするとオフからオフに切り換わる。

【0149】したがって、時刻  $t_2$  を経過した後は、トランジスタP5による充電が行われる。この場合、充電電流は、端子X1 → トランジスタP5 → 端子X2 → 発電機100 → 昇圧コンデンサ130 → 端子X1の閉ルート

で流れ、これによって、昇圧コンデンサ130が充電される。

【0150】この後、発電機100の起電圧が減少はじめ、やがて時刻  $t_3$  に至ると、電圧  $V_2$  が電圧 ( $V_{dd} + V_{offset}$ ) を下回る。すると、コンパレータCOM5はその出力信号のレベルをローレベルからハイレベルに変化させる動作を開始する。

【0151】しかしながら、コンパレータCOM5には応答遅延時間  $t_d$  が存在するので、入力の大小関係が逆転してもそれが出力信号に即刻反映されるわけがない。このため、時刻  $t_3$  から応答遅延時間  $t_d$  が経過する時刻  $t_4$  までの期間は、トランジスタP5がオンしている。したがって、時刻  $t_3$  から時刻  $t_4$  の期間においてもトランジスタP5を用いた充電が行われる。

【0152】そして、時刻  $t_4$  に至ると、コンパレータCOM5の出力信号がハイレベルになるので、端子X1 → トランジスタP5 → 端子X2 → 発電機100 → 昇圧コンデンサ130 → 端子X1の閉ルートが遮断され、充電電流が流れなくなる。

【0153】ここで、オフセット電圧  $V_{offset}$  は、コンパレータCOM5の応答遅延時間  $t_d$  を考慮して定められたものであるから、電圧  $V_2$  が高電位側電圧  $V_{dd}$  を下回る時刻  $t_5$  より前に、上記した閉ルートを確実に遮断することができる。したがって、昇圧コンデンサ130から電流が逆流するのを防止することができる。

【0154】次に、期間TBにおける電力供給装置の動作を説明する。図9に示すように時刻  $t_6$  において、電圧  $V_2$  が電圧  $V_1$  より電圧  $V_{offset}$  だけ低位にある電圧 ( $V_1 - V_{offset}$ ) を下回ると、COM6はその出力信号をローレベルからハイレベルに変化させるように動作を開始する。しかしながら、コンパレータCOM6には応答遅延時間  $t_d$  が存在するため、時刻  $t_6$  の直後に出力信号のレベルがハイレベルに変化することなく、応答遅延時間  $t_d$  が経過して時刻  $t_7$  に至った時、出力信号はハイレベルに変化する。これにより、トランジスタN6がオフからオンに切り換わる。但し、この例では、時刻  $t_7$  より前の時刻  $t_6'$  において、電圧  $V_2$  は、電圧 ( $V_1 - V_f$ ) に達するので、寄生ダイオードD6がオンとなる。

【0155】したがって、時刻  $t_6'$  から寄生ダイオードD6による充電が開始する。この場合、端子X3 → 寄生ダイオードD6 → 端子X1 → 昇圧コンデンサ130 → 発電機100 → コンデンサ140 → 端子X3の閉ルートが形成され、コンデンサ140が充電される。

【0156】また、時刻  $t_7$  に至ると、トランジスタN6がオンになるので、電圧  $V_2$  は電圧 ( $V_1 - V_{on}$ ) まで上昇して、トランジスタN6を用いた充電が開始する。この場合、端子X3 → トランジスタN6 → 端子X1 → 昇圧コンデンサ130 → 発電機100 → コンデンサ140 → 端子X3の閉ルートが形成され、コンデンサ14

0が充電される。

【0157】寄生ダイオードD6による場合あるいはトランジスタN6による場合のいずれであっても、発電機100の起電圧のみならず、起電圧と昇圧コンデンサ130の端子間電圧とを加算した電圧が、コンデンサ140に印加される。これにより、昇圧整流が行われ、コンデンサ140の電圧を高くすることができる。

【0158】この後、発電機100の起電圧が減少しはじめ、やがて時刻t8に至ると、電圧V2が電圧(Vss-Voffset)を上回る。すると、コンパレータCOM6はその出力信号のレベルをハイレベルからローレベルに変化させる動作を開始するが、応答遅延時間tdが経過するまでは出力信号のレベルは変化しない。このため、時刻t8から応答遅延時間tdが経過する時刻t9までの期間は、トランジスタN6がオンしている。したがって、時刻t8から時刻t9の期間においてもトランジスタN6を用いた充電が行われる。

【0159】そして、時刻t9に至ると、トランジスタN6がオフするので、端子X3→トランジスタN6→端子X1→昇圧コンデンサ130→発電機100→コンデンサ140→端子X3の閉ルートが遮断され、充電電流が流れなくなる。ここで、オフセット電圧Voffsetは、コンパレータCOM6の応答遅延時間tdを考慮して定められたものであるから、電圧V2が低電位側電圧Vssを上回る時刻t10よりも前に、上記した閉ルートを確実に遮断することができる。したがって、コンデンサ140から電流が逆流するのを防止することができる。

【0160】このように、第2実施形態によれば、コンパレータCOM5およびCOM6の応答遅延時間tdを考慮したオフセット電圧Voffsetを発生し、レベルシフトされた電圧を各コンパレータCOM5およびCOM6に供給している。したがって昇圧コンデンサ130の状態を充電状態から非充電状態に切り換える際、高電位側電圧Vddが電圧V2を下回る前に確実にトランジスタP5を確実にオフさせて、急峻な電流がコンデンサ140から流れ出すことを防止し、コンデンサ140を保護することができる。

【0161】さらに、コンデンサ140の状態を充電状態から非充電状態に切り換える際、電圧V1が電圧V2を上回る前に確実にトランジスタN6を確実にオフさせて、急峻な電流がコンデンサ140から流れ出すことを防止することができる。この結果、コンデンサ140を保護することができ、さらに、電流の逆流によって電源電圧にパルス状のノイズが重畠されるのを防止して、負荷150を安定して動作させることができる。

【0162】[2.3] 第2実施形態の変形例

[2.3.1] 第1変形例

上述した第2実施形態の電力供給装置において、レベルシフタ50は、コンパレータCOM5の負入力端(-)側に設けられているが、正入力端(+)側に設ける構成

としても良い。この場合、高電位側電圧Vddが各応答遅延時間td5に相当する電圧Voffset5だけ高位側にレベルシフトされて、このレベルシフトされた電圧がコンパレータCOM5の正入力端(+)に供給される構成となる。また、レベルシフタ60は、コンパレータCOM6の正入力端(+)側に設けられているが、負入力端(-)側に設ける構成としても良い。この場合、電圧V2が各応答遅延時間td6に相当する電圧Voffset6だけ高位側にレベルシフトされて、このレベルシフトされた電圧がコンパレータCOM6の負入力端(-)に供給される構成となる。

【0163】[2.3.2] 第2変形例

また、通常、コンパレータCOM5、COM6を同一形式のものとすれば、応答遅延時間td5、td6が略同一となるので、Voffset5=Voffset6とすれば足りる。ただし、整流性能等を重視する場合であれば、各コンパレータCOM5、COM6の特性に合わせて、Voffset5、Voffset6を個別に設定するようにしても良い。

【0164】くわえて、図示の例では、レベルシフタ50、60は、それぞれコンパレータCOM5、COM6に対して外部回路となっているが、コンパレータCOM5、COM6に内蔵する構成、さらに、トランジスタP5、N6とともに集積化する構成としても良い。このように集積化すれば、小型化に大いに寄与することができる。

【0165】さらにくわえて、一方向性ユニットU50、U60をMOS-ICとして集積化し、あるいは、一方向性ユニットU50、U60および負荷150を構成する電子回路の少なくとも一部をMOS-ICとして集積化する構成としても良い。

【0166】[3] 第3実施形態

次に、本発明の第3実施形態に係る電力供給装置の構成について図面を参照しつつ説明する。

【0167】図10は第3実施形態に係る電力供給装置のブロック図である。第3実施形態に係る電力供給装置は、コンパレータCOM3に代えてバッファ31を用いる点、およびコンパレータCOM4の替わりにバッファ41を用いる点を除いて、図1に示す第1実施形態に係る電力供給装置と同様に構成されている。

【0168】まず、バッファ31の入力端子には端子AG2の電圧が供給され、その出力信号がトランジスタN3のゲートに供給されるようになっている。したがって、端子AG2の電圧がバッファ31のしきい値電圧を上回るとトランジスタN3がオンする。

【0169】次に、バッファ41の入力端子には端子AG1の電圧が供給され、その出力信号がトランジスタN3のゲートに供給されるようになっている。したがって、端子AG1の電圧がバッファ41のしきい値電圧を上回るとトランジスタN4がオンする。

【0170】ここで、バッファ31および41のしきい

値電圧は ( $V_{dd} + V_{ss}$ ) / 2 に設定されている。このため、端子 A G 1 の電圧が端子 A G 2 の電圧を上回るとトランジスタ N 3 がオンするとともにトランジスタ N 4 がオフする。逆に、端子 A G 2 の電圧が端子 A G 1 の電圧を上回るとトランジスタ N 3 がオフするとともにトランジスタ N 4 がオンする。

【0171】すなわち、発電機 100 の起電圧が発生するとトランジスタ N 3 とトランジスタ N 4 とは交互にオン/オフを繰り返す。一方、一方向性ユニット U 10、U 20 は、上述した実施形態と同様に動作する。

【0172】したがって、端子 A G 1 の電圧が高電位側電圧  $V_{dd}$  を上回ると、端子 A G 1 → トランジスタ P 1 → コンデンサ 140 → トランジスタ N 4 → 端子 A G 2 の閉ルートが形成され、端子 A G 2 の電圧が高電位側電圧  $V_{dd}$  を上回ると、端子 A G 2 → トランジスタ P 2 → コンデンサ 140 → トランジスタ N 3 → 端子 A G 1 の閉ルートが形成される。これらの閉ルートによってコンデンサ 140 が充電されることになる。

【0173】この場合、コンパレータ COM 1 および COM 2 には応答遅延時間  $t_d$  が存在するが、この応答遅延時間  $t_d$  を考慮して上述した第1実施形態と同様にレベルシフタ 10 および 20 によって、オフセット電圧が各コンパレータ COM 1 および COM 2 に与えられている。

【0174】これにより、コンパレータ COM 1 は、トランジスタ P 1 をオンからオフに切り換える動作を端子 A G 1 の電圧が高電位側電圧  $V_{dd}$  を下回る前から開始し、コンパレータ COM 2 は、トランジスタ P 2 をオンからオフに切り換える動作を端子 A G 2 の電圧が高電位側電圧  $V_{dd}$  を下回る前から開始する。

【0175】したがって、コンデンサ 140 の状態を充電状態から非充電状態に切り換える際、各トランジスタ P 1、P 2 を必ずオフさせて、急峻な電流がコンデンサ 140 から流れ出すことを確実に防止することができる。

【0176】この結果、コンデンサ 140 を保護することができ、さらに、電流の逆流によって電源電圧にパルス状のノイズが重畠されるのを防止して、負荷 150 を安定して動作させることができる。

#### 【0177】[4] 第4実施形態

次に、本発明の電力供給装置を適用した電子機器の一例たる電子時計（腕時計）について説明する。

【0178】図 11 は、この電子時計の概略構成を示す図である。この図に示されるように、腕時計に好適な発電機 100 は、コイル 110 が巻回されたステータ 112 と、2 極磁化されたディスク状のロータ 114 とを備えており、腕時計を装着したユーザが手を振ると、回転錘 116 が旋回運動し、当該運動が輪列機構 118 によってロータ 114 を回転させる構成となっている。

【0179】したがって、このような発電機 100 によ

れば、回転錘 116 の旋回によってコイル 110 の両端に位置する端子 A G 1、A G 2 の間には交流電力が発生することとなる。

【0180】そして、発電機 100 によって発電された交流電力は、充電回路 400 によって全波整流されて、補助コンデンサ 160 に充電されるとともに、処理部 600 に供給される。

【0181】処理部 600 は、補助コンデンサ 160 に充電された電力、または、電力供給装置 500 によって全波整流された電力によって時計装置 151 を駆動する。時計装置 151 は、水晶発振器や、カウンタ回路、ステッピングモータなどから構成されており、水晶発振器によって生成されるクロック信号をカウンタ回路で分周し、この分周結果に基づいて時刻を計時するとともに、ステッピングモータを駆動して、時刻等を表示するようになっている。

【0182】図 12 は、この電子時計の電気的構成を示すブロック図である。図 12 に示されるように、この電子時計は、上記第1実施形態にかかる電力供給装置を用いている。さらに、この電子時計の電力供給装置 500 は、昇圧回路 300 を備えている。

【0183】この昇圧回路 300 は、コンデンサ 140 の充電電圧を必要に応じて昇圧して補助コンデンサ 160 に充電し、この電子時計の負荷である処理部 600 およびコンパレータ COM 1～COM 4 に電源として供給するものである。詳細には、昇圧回路 300 は、低位側電圧  $V_{ss}$  と基準電位たる高電位側電圧  $V_{dd}$  との線間電圧（絶対値）で示される電源電圧が回路各部の動作可能な電圧下限値（もしくはその近傍値）に低下すると、昇圧倍数を 1 段階上げる。逆に電圧上限値（もしくはその近傍値）に上昇すると昇圧倍数を 1 段階下げる。

【0184】このため、コンデンサ 140 の充電が不十分な場合であっても、電源電圧  $V_{ss}$  は動作可能電圧の範囲内に維持されるので、コンパレータ COM 1～COM 4 によるトランジスタ P 1、P 2、N 3、N 4 の制御が可能となって、小振幅の交流電圧を整流することが可能となる。

【0185】さらに、コンデンサ 140 の蓄電が不十分な場合であって、昇圧によっても、コンパレータ COM 1～COM 4 が動作しない場合であっても、寄生ダイオード D 1～D 4 からなるダイオードブリッジの整流によって、コンデンサ 140 を充電することが可能である。なお、この電子時計に対し、上述した第2実施形態あるいは第3実施形態の電力供給装置を用いることも可能である。

#### 【0186】[5] 第1実施形態～第4実施形態の変形例

本発明は上述した実施形態に限定されるものではなく、例えば、以下に述べる各種の変形が可能である。

#### 【0187】[5. 1] 第1変形例

上述した第1実施形態～第4実施形態にあっては、トランジスタP1、P2、N3、N4、P5、N6をNチャネルあるいはPチャネル電界効果型としたが、NPN型あるいはPNP型のバイポーラトランジスタを用いても良い。ただし、バイポーラトランジスタにあっては、エミッタ／コレクタ間の飽和電圧が通常0.3V程度であるので、発電機100の起電圧が小さい場合には、上述のように電界効果型とするのが望ましい。

【0188】また、トランジスタP1、P2、N3、N4、P5、N6は寄生ダイオードD1～D6が発生するように構成したが、これらが発生しないような場合には、別途、ダイオードを各トランジスタに並列に設ければよい。

【0189】くわえて、各実施形態にあっては、電力を充電する主体をコンデンサ140としたが、電力を蓄電することが可能であれば十分であり、例えば、二次電池であっても良い。

#### 【0190】[5. 2] 第2変形例

発電機100としては、図11に示したもののはか、例えば、ゼンマイなどの復元力により回転運動を発生させて、この回転運動によって起電力を発生させる発電機や、圧電体に対して外部あるいは自励による振動や変位を加えて、その圧電効果によって電力を発生させる発電機などであっても良い。要は、交流電力を発電するものであれば、その形式は問われない。

#### 【0191】[5. 3] 第3変形例

さらに、上記第1実施形態～第4実施形態にかかる電力供給装置が適用される電子機器としては、上記電子時計のほか、液晶テレビや、ビデオテープレコーダ、ノート型パソコンコンピュータ、携帯電話、PDA(Personal Digital Assistant:個人情報端末)、電卓などの携帯型電子機器が例として挙げられる。

【0192】要は、電力を消費する携帯型電子機器であれば、いかなるものに対しても適用可能である。そして、このような携帯型電子機器においては、コンデンサや二次電池などの蓄電素子がなくても、電子回路系や機構系を稼働させることができるので、いつでもどこでも使用することができるとともに、煩わしい電池の交換を不要にでき、さらに、電池の廃棄に伴う問題も生じることもない。

#### 【0193】[5. 4] 第4変形例

上述した第1実施形態～第4実施形態においては、一方向性ユニットU10～U60のそれぞれに用いるコンパレータCOM1～COM6において、オフセット電圧を持たせることにより、コンデンサ140から電流が逆流することを防止したが、本発明はこれに限定されるものではなく、各一方向性ユニットU10～U60において、2つのオフセット電圧を切り換えて、各トランジスタP1、P2、N3、N4、P5、N6のオン／オフを制御するようにしてもよい。

【0194】図13は、2つのオフセット電圧を使用する一方向性ユニットの構成例を示す回路図である。この図に示すように一方向性ユニットは、コンパレータCOM71、COM72、レベルシフタ73、74、インバータ75、SRフリップフロップ76およびPチャンネルのトランジスタ77から構成されている。

【0195】ここで、レベルシフタ73は、高電位側電圧Vddを電圧Vaだけ高電位側にレベルシフトされた電圧をコンパレータCOM71の正入力端子に供給し、レベルシフタ74は、高電位側電圧Vddを電圧Vbだけ高電位側にレベルシフトされた電圧をコンパレータCOM72の正入力端子に供給する。また、トランジスタ77の降下電圧をVonとしたとき、Von>Vb>Vaとなるように設定されている。

【0196】図14は図13に示した一方向性ユニットの動作を示すタイミングチャートである。端子AG1の電圧が、時刻t1において電圧(Vdd+Va)を上回ると、時刻t1から応答遅延時間tdが経過した時刻t2において、コンパレータCOM71の出力信号は、ハイレベルからローレベルに変化する。ここで、Vb>Vaに設定されているから、コンパレータCOM71の出力信号は、コンパレータCOM72の出力信号が変化する以前に、ハイレベルからローレベルに変化する。

【0197】コンパレータCOM71の出力信号は、インバータ75を介してSRフリップフロップ76のセット端子に供給されているから、トランジスタP1を時刻t1からオンすることができる。

【0198】この後、時刻t3において端子AG1の電圧が電圧(Vdd+Vb)を下回ると、応答遅延時間tdが経過した時刻t4において、コンパレータCOM72の出力信号は、ローレベルからハイレベルに変化する。コンパレータCOM72の出力信号は、SRフリップフロップ76のリセット端子に供給されているから、トランジスタP1を時刻t4からオフすることができる。

【0199】したがって、この例によれば、非充電状態から充電状態に切り換える場合のオフセット電圧Vaと、充電状態から非充電状態に切り換える場合のオフセット電圧Vbとを異ならせることによって、コンデンサ140への充電期間を長くして充電効率を向上させるとともに、電流の逆流を防止することが可能である。

【0200】なお、時刻t1から時刻t2までの応答遅延時間tdを考慮するとCOM71のオフセット電圧Vaは0[V]でもよい。その場合はトランジスタ77のオン時間が長くなり、充電効率はさらに向上する。

#### 【0201】[6] 第1実施形態～第4実施形態の効果

以上説明したように第1実施形態～第4実施形態によれば、コンパレータ(比較手段)は、両方の端子電圧のうち少なくとも一方の端子電圧を応答遅延時間に応じて予め定められた電圧だけオフセットさせて比較するので、

一方の端子電圧が他方の端子電圧を下回る前に対応するトランジスタ（スイッチング手段）をオフすることができる。したがって、一方向性ユニットを電流が逆流することを防止することができる。

【0202】この結果、蓄電器から急峻な電流が流れ出ることが無くなり蓄電器を保護することができ、さらに、電流の逆流に起因して電源電圧に重畠するパルス状のノイズを除去することができるので、電力供給装置に接続される負荷を安定して動作させることができる。

### 【0203】[7] 第5実施形態

[7. 1] 第5実施形態（～第7実施形態）の適用技術分野

ここで以下に説明する第5実施形態（～第7実施形態）の理解を助けるべく、第5実施形態（～第7実施形態）の適用される技術分野について図面を参照して説明する。

【0204】図28に第5実施形態（～第7実施形態）が適用される技術分野である全波整流回路を用いた電力供給装置の回路図を示す。図28に示されるように、発電機100の一方の端子AG1はPチャンネル電界効果型のトランジスタP1を介して、また、他方の端子AG2はトランジスタP2を介して、それぞれ電源の高電位側電圧Vddに接続されている。さらに、端子AG1は、Nチャンネル電界効果型のトランジスタN3を介して、また、他方の端子AG2はトランジスタN4を介して、それぞれ電源の低位側電圧Vssに接続されている。

【0205】また、トランジスタP1、P2の各ゲートにはコンパレータCOM1、COM2の出力信号が各々供給されるようになっている。さらに、トランジスタN3のゲートは端子AG2と接続され、トランジスタN4のゲートは端子AG1と接続されている。

【0206】なお、大容量コンデンサ140は整流された電流を充電するものであり、負荷150は、これを電源として、当該電子機器において各種処理を実行するものである。

【0207】このような構成において、端子AG1の電圧が、発電によって高電位側電圧Vddを上回ると、コンパレータCOM1の出力電圧はローレベルとなりトランジスタP1がオンする。また、端子AG1の電圧が、トランジスタN4のしきい値電圧を上回ると、トランジスタN4がオンする。これにより、電流は、端子AG1→トランジスタP1→大容量コンデンサ140→トランジスタN4→端子AG2という閉ルートで流れる。この結果、大容量コンデンサ140が充電される。

【0208】一方、端子AG2の電圧レベルが高電位側電圧Vddを上回ると、トランジスタP2およびN3がオンする。これにより、電流は、端子AG2→トランジスタP2→大容量コンデンサ140→トランジスタN3→端子AG1という閉ルートで流れる。この結果、大容量コンデンサ140が充電される。

【0209】したがって、端子AG1、AG2において発生した交流電力は全波整流され、しかも、全波整流に際しての電圧降下による損失はないので発電機100が小振幅の交流電圧を発電する場合であっても、充電された大容量コンデンサ140によって、あるいは、整流された電流によって直接、負荷150を稼働させることができる。

【0210】ところで、コンパレータCOM1、COM2は、高電位側電圧Vddと端子AG1、AG2の電圧を比較し、その比較結果に基づいて電流を端子AG1から高電位側電圧Vddに向けて、あるいは、端子AG2から高電位側電圧Vddに向けて流すものである。

【0211】しかしながら、コンパレータCOM1、COM2には、正負入力端子に給電される電圧の大小関係が逆転してからその結果を出力信号に反映するまでに応答遅延時間を生じる。

【0212】このため、本来、オフとなるべき期間に整流用のトランジスタがオンしたり、オンとなるべき期間に整流用のトランジスタがオフしたりするといった問題があった。図29はコンパレータの遅延時間に伴う整流効率の低下を説明するためのタイミングチャートである。なお、この例では、コンパレータの出力信号をローレベルからハイレベルに変化させる時に生じる応答遅延時間をt\_d1、その出力信号をハイレベルからローレベルに変化させる時に生じる応答遅延時間をt\_d2と表すものとする。

【0213】図29に示すように端子AG1の電圧が、次第に下降し、時刻t1において高位側電圧Vddに達すると、コンパレータCOM1は時刻t1から出力信号のレベルをローレベルからハイレベルへ変化させる動作を開始する。しかしながら、コンパレータCOM1には応答遅延時間t\_d1が存在するため、時刻t1の直後に出力信号のレベルが変化することなく、時刻t1から応答遅延時間t\_dが経過して時刻t3に至った時点では、コンパレータCOM1の出力信号がローレベルからハイレベルへ変化する。したがって、時刻t3において、トランジスタP1がオフする。

【0214】一方、端子AG2の電圧が、次第に上昇し、時刻t2において高電位側電圧Vddに達すると、コンパレータCOM2は時刻t2から出力信号のレベルをハイレベルからローレベルへ変化させる動作を開始し、時刻t2から応答遅延時間t\_d2が経過して時刻t4に至ると、コンパレータCOM2の出力信号がハイレベルからローレベルへ変化してトランジスタP2がオンする。

【0215】このように、コンパレータCOM1、COM2の応答遅延時間t\_d1、t\_d2が長いと、発電機100の起電圧の位相に対して、トランジスタP1、P2、N3、N4をオン／オフして大容量コンデンサ140に充電するタイミングが発電機100の起電圧のタイ

ミングに対して、遅れてしまう。大容量コンデンサ140に充電できるのは、発電機100の起電圧の振幅が高電位側電圧Vddと低位側電圧Vssとの間の電位差を上回っている期間だけであるから、トランジスタP1、P2、N3、N4をオン／オフするタイミングが遅れると、充電できる期間が短くなる。具体的には、図29中に斜線で示す部分において整流がなされないことになるので、整流効率が低下する。

【0216】一方、コンパレータCOM1、COM2の動作電流を大きくすれば、応答遅延時間が短くなるが、そのように設定すると、コンパレータCOM1、COM2自体で電力を消費してしまい、電力供給装置の効率が低下することは上述した通りである。

【0217】そこで、本第5実施形態は、上述した問題に鑑みてなされたものであり、その目的とするところは、整流効率を改善することにある。

【0218】[7. 2] 第5実施形態の構成

図17は、第5実施形態にかかる電力供給装置の構成を示す回路図である。図17に示されるように、本実施形態にかかる電力供給装置は、コンパレータCOM1、COM2とトランジスタP1、P2との間にオア回路11、12を設けた点、発電電圧検出回路21、22を設けた点、および、各トランジスタP1、P2、N3、N4と並列に寄生ダイオードD1～D4を設けた点が図28に示した電力供給装置と異なっている。

【0219】発電電圧検出回路21は、端子AG2の電圧を予め定められたしきい値電圧Vth21と比較して、端子AG2の電圧がしきい値電圧Vth21を上回る場合にハイレベルとなり、しきい値電圧Vth21を下回る場合にローレベルとなる信号を生成する。

【0220】一方、発電電圧検出回路22は、発電電圧検出回路21と同様に端子AG1の電圧を予め定められたしきい値電圧Vth22と比較して、端子AG2の電圧がしきい値電圧Vth22を上回る場合にハイレベルとなり、しきい値電圧Vth22を下回る場合にローレベルとなる信号を生成する。

【0221】ここで、発電電圧検出回路21(22)の一構成例を図18に示す。図18に示すように、定電流源211は高電位側電圧VddとNチャンネルのトランジスタ212のドレインとの間に接続されており、トランジスタ212のソースは低電位側電圧Vssに接続されている。このため、トランジスタ212のしきい値電圧Vth21(Vth22)は、定電流源211から供給される電流とトランジスタ212のサイズとに応じて定まる。なお、設定すべきしきい値電圧Vth21(Vth22)の値については後述する。

【0222】発電電圧検出回路21(22)において、入力信号たる端子AG2(AG1)の電圧がしきい値電圧Vth21(Vth22)を上回ると、トランジスタ212がオンして、トランジスタ212のドレイン電圧がロ

ーレベルとなる。逆に、端子AG2(AG1)の電圧がしきい値電圧Vth21(Vth22)を下回ると、トランジスタ212のドレイン電圧がローレベルとなる。トランジスタ212および定電流源211はインバータを構成しており、トランジスタ212の出力信号がインバータ213を介して出力される。すなわち、発電電圧検出回路21(22)は、入力電圧がしきい値電圧Vth21(Vth22)を上回る場合にハイレベルとなり、しきい値電圧Vth21(Vth22)を下回る場合にローレベルとなる信号を生成する。なお、定電流源211はデプレシヨン型トランジスタやカレントミラー回路で構成しても良いし、また、定電流源211の代わりに抵抗素子やPチャンネルトランジスタと組み合わせて、トランジスタ212とインバータを構成してもよい。

【0223】次に、オア回路11は、発電電圧検出回路21の出力信号とコンパレータCOM1の出力信号との論理和を算出して、トランジスタP1のゲートに供給している。このため、端子AG2の電圧がしきい値電圧Vth21を上回ると、オア回路11の出力信号は、コンパレータCOM1の出力信号のレベルに拘わらずハイレベルとなる。なお、オア回路12もオア回路11と同様に動作する。

【0224】ところで、図28に示した電力供給装置において、整流効率が低下したのは、コンパレータCOM1、COM2の応答遅延によって、トランジスタP1、P2が、本来、オフになる期間において、オンしていることに起因していた。例えば、図29に示す時刻t1から時刻t3までの期間においては、トランジスタP1がオンしているため、端子AG2の電圧は高電位側電圧Vddに固定されていた。しかし、当該期間における端子AG2の電圧に着目すると、この電圧は低電圧から高電圧に向けて変化していることが分かる。

【0225】このため、一方の端子AG1に接続されるトランジスタP1がオンしているとき、他方の端子AG2の電圧を参照すれば、発電機100の起電圧の変化(位相)を検知することができ、さらに、検知結果に基づいて、トランジスタP1のオフを制御すれば、発電機100の起電圧の変化に対応して大容量コンデンサ140への充電を制御することが可能となる。

【0226】上述した発電電圧検出回路21、22およびオア回路11、12は、このために設けられたものであり、一方の端子に接続されるトランジスタがオンしているとき、他方の端子の電圧を予め定められたしきい値電圧Vth21、Vth22と比較することによって、発電機100の起電圧が大容量コンデンサ140に充電できないことを検知し、その検知結果に基づいて、一方のトランジスタを強制的にオフするために用いられる。

【0227】したがって、しきい値電圧Vth21、Vth22は、発電機100の起電圧が大容量コンデンサ140に充電できないことを検知できるように定められる。

具体的には、しきい値電圧V<sub>t h21</sub>、V<sub>t h22</sub>は、少なくとも低電位側電圧V<sub>ss</sub>から高電位側電圧V<sub>dd</sub>までの間にに入るよう設定される。

【0228】次に、寄生ダイオードD1～D4は、各トランジスタP1、P2、N3、N4を集積化する際に作り込まれる。この場合、トランジスタP1、P2のバルク（ボディ）は高電位側電圧V<sub>dd</sub>に接続されているため、トランジスタP1、P2の寄生ダイオードD1、D2は、破線で示される方向で発生する。また、トランジスタN3、N4のバルク（ボディ）は低位側電圧V<sub>ss</sub>に接続されているため、トランジスタN3、N4の寄生ダイオードD3、D4は、波線で示される方向で発生する。したがって、各寄生ダイオードD1～D4の向きは、各トランジスタがオン状態となったとき、そこに流れる電流の向きと一致するように構成されている。この例では、各寄生ダイオードD1～D4の降下電圧をV<sub>f</sub>で表すものとする。ここで、端子A G 1の電圧が電圧（V<sub>dd</sub>+V<sub>f</sub>）を越えたとすると、寄生ダイオードD1はオン状態となり、電流が端子A G 1から大容量コンデンサS140に流れることになる。したがって、コンパレータC O M 1、C O M 2に大きな応答遅延時間があったとしても、寄生ダイオードによって整流動作が行われることになる。

【0229】なお、寄生ダイオードD1～D4に充電電流が流れると、寄生トランジスタが導通してCMOS LSIに特有の現象であるラッチアップを引き起こすおそれがある。しかしながら、ラッチアップは、ガードバンドや、トレンチ分離などの集積回路技術によって防止することは十分可能である。

#### 【0230】〔7. 3〕 第5実施形態の動作

次に、本実施形態にかかる電力供給装置の動作について説明する。図19は本実施形態に係る電力供給装置のタイミングチャートであり、図20（a）、（b）は、処理フローチャートである。

【0231】まず、コンパレータC O M 1は、端子A G 1の電圧が（高電位側電圧V<sub>dd</sub>+オフセット電圧V<sub>offset</sub>）を上回ったか否かを判別する（ステップS11）。ステップS11の判別において、端子A G 1の電圧が（高電位側電圧V<sub>dd</sub>+オフセット電圧V<sub>offset</sub>）を上回ると（ステップS11；Y e s）、コンパレータC O M 1は、その出力信号をハイレベルからローレベルに切り換える動作を開始し、応答遅延時間が経過した後、出力信号がローレベルに切り換わる。

【0232】次に発電検出回路21は、端子A G 2の電圧がしきい値電圧V<sub>t h21</sub>を下回ったか否かを判別する（ステップS12）。ステップS12の判別において、端子A G 2の電圧がしきい値電圧V<sub>t h21</sub>を下回った場合に（ステップS12；Y e s）、発電検出回路21は、ローレベルとなる信号を生成しトランジスタP1をオンする（ステップS13）。

【0233】また、ステップS11の判別において、端子A G 1の電圧が（高電位側電圧V<sub>dd</sub>+オフセット電圧V<sub>offset</sub>）を下回ると（ステップS11；N o）、コンパレータC O M 1は、その出力信号をローレベルからハイレベルに切り換える動作を開始し、応答遅延時間が経過した後、出力信号がハイレベルに切り換わり、トランジスタP1がオフとなる（ステップS14）。したがって、コンパレータC O M 1の出力信号は、その応答遅延時間によってトランジスタP1を本来オフすべき期間T<sub>a</sub>においてもローレベルになっている。

【0234】また同様にコンパレータC O M 2は、端子A G 2の電圧が（高電位側電圧V<sub>dd</sub>+オフセット電圧V<sub>offset</sub>）を上回ったか否かを判別する（ステップS21）。ステップS21の判別において、端子A G 2の電圧が（高電位側電圧V<sub>dd</sub>+オフセット電圧V<sub>offset</sub>）を上回ると（ステップS21；Y e s）、コンパレータC O M 2は、その出力信号をハイレベルからローレベルに切り換える動作を開始し、応答遅延時間が経過した後、出力信号がローレベルに切り換わる。

【0235】次に発電検出回路22は、端子A G 1の電圧がしきい値電圧V<sub>t h22</sub>を下回ったか否かを判別する（ステップS22）。ステップS12の判別において、端子A G 1の電圧がしきい値電圧V<sub>t h22</sub>を下回った場合に（ステップS22；Y e s）、発電検出回路21は、ローレベルとなる信号を生成しトランジスタP2をオンする（ステップS23）。

【0236】また、ステップS21の判別において、端子A G 2の電圧が（高電位側電圧V<sub>dd</sub>+オフセット電圧V<sub>offset</sub>）を下回ると（ステップS21；N o）、コンパレータC O M 2は、その出力信号をローレベルからハイレベルに切り換える動作を開始し、応答遅延時間が経過した後、出力信号がハイレベルに切り換わり、トランジスタP2がオフとなる（ステップS24）。したがって、コンパレータC O M 2の出力信号は、その応答遅延時間によってトランジスタP2を本来オフすべき期間T<sub>b</sub>においてもローレベルになっている。

【0237】一方、端子A G 2の電圧がしきい値電圧V<sub>t h21</sub>を上回る場合（端子A G 2の電圧と低位側電圧V<sub>ss</sub>の電位差がしきい値電圧V<sub>t h</sub>を越える場合）、発電電圧検出回路21の出力信号はハイレベルとなる。

【0238】ここで、しきい値電圧V<sub>t h21</sub>は低位側電圧V<sub>ss</sub>から高電位側電圧V<sub>dd</sub>までの間に設定されている。したがって、発電電圧検出回路21の出力信号がローレベルからハイレベルとなり、トランジスタP1が強制的にオフされるのは、端子A G 2の電圧が低位側電圧V<sub>ss</sub>を上回った後である。端子A G 2の電圧が低位側電圧V<sub>ss</sub>を下回っている期間は、発電機100の起電圧によって、充電電流を大容量コンデンサS140に流し込むことが可能な期間であるから、当該期間においてトランジスタP1を強制的にオフすることは好ましくない。し

かしながら、しきい値電圧  $V_{th21}$  は、低位側電圧  $V_{ss}$  を上回るように設定されているから、そのような不都合を招くことはない。

【0239】トランジスタ P1 は、オア回路 11 の出力信号によってオン／オフが制御されるから、トランジスタ P1 を本来オフする期間  $T_a$  においてコンパレータ COM1 の出力信号がローレベルとなっていても、発電電圧検出回路 21 の出力信号がハイレベルとなる時刻  $t_1$  ( $t_3$ ) 以降は、トランジスタ P1 を強制的にオフすることができる。このため、トランジスタ P1 がオフすることにより端子 AG1 の電圧が高電位側電圧  $V_{dd}$  と一致する期間が短くなる。これにより、端子 AG1 の電圧はその立ち上がりとほぼ等しい傾きで立ち下がり、端子 AG1 の電圧波形は対称的な波形となる。

【0240】また、発電電圧検出回路 21、コンパレータ COM1、オア回路 11、およびトランジスタ P1 と、発電電圧検出回路 22、コンパレータ COM2、オア回路 12、およびトランジスタ P2 とは対称に構成されている。このため、上述した場合と同様に、トランジスタ P2 を本来オフする期間  $T_b$  においてコンパレータ COM2 の出力信号がローレベルとなっていても、発電電圧検出回路 22 の出力信号がハイレベルとなる。

【0241】従って、時刻  $t_2$  以降、トランジスタ P2 を強制的にオフすることができ、トランジスタ P2 がオンすることにより端子 AG2 の電圧が高電位側電圧  $V_{dd}$  と一致する期間が短くなる。

【0242】これにより、端子 AG2 の電圧はその立ち上がりとほぼ等しい傾きで立ち下がり、端子 AG2 の電圧波形は対称的な波形となる。

【0243】そして、トランジスタ P1 がオンしている期間においては、端子 AG1 → トランジスタ P1 → 大容量コンデンサ 140 → トランジスタ N4 → 端子 AG2 の閉ルートで、一方、トランジスタ P2 がオンしている期間においては、端子 AG2 → トランジスタ P2 → 大容量コンデンサ 140 → トランジスタ N3 → 端子 AG1 の閉ルートで、電流が充電されることになる。この場合、発電機 100 の起電圧の変化（位相）に対して、短い遅延時間で大容量コンデンサ 140 への充電を制御することが可能となる。

【0244】このように本第 5 実施形態によれば、トランジスタ P1 (P2) が接続される一方の端子 AG1 (AG2) とは逆の他方の端子 AG2 (AG1) に着目し、その電圧をしきい値電圧  $V_{th21}$  ( $V_{th22}$ ) と比較することにより、トランジスタ P1 (P2) を本来、オフすべき期間を検出し、当該検出結果に基づいて、トランジスタ P1 (P2) を強制的にオフするようにした。このため、応答遅延時間の長い、換言すれば消費電力の小さいコンパレータ COM1 (COM2) を使用しても高い整流効率の下に全波整流を行うことができる。したがって、コンパレータ COM1 (COM2) の消費

電力の削減と整流効率の向上を両立させることができ、電力供給装置の性能を大幅に向上させることができる。

#### 【0245】 [8] 第 6 実施形態

##### [8. 1] 第 6 実施形態の構成

次に、本発明の第 6 実施形態に係る電力供給装置の構成について図面を参照しつつ説明する。

【0246】図 21 は第 6 実施形態に係る電力供給装置のブロック図である。第 6 実施形態に係る電力供給装置は、コンパレータ COM3, COM4 を設け、それらの出力信号によってトランジスタ N3, N4 のオン／オフを制御する点、発電電圧検出回路 21, 22 の替わりにコンパレータ COM4, COM3 の各出力信号をインバータ 32, 31 を介してオア回路 11, 12 の入力に供給する点を除いて、図 17 に示した第 5 実施形態に係る電力供給装置と同様に構成されている。

【0247】まず、コンパレータ COM3 は、その正入力端子が低位側電圧  $V_{ss}$  に、負入力端子が端子 AG1 に接続されており、端子 AG1 の電圧が（低位側電圧  $V_{ss}$  - オフセット電圧  $V_{offset}$ ）を上回ると、その出力信号がハイレベルとなり、これにより、トランジスタ N3 がオンする。

【0248】また、コンパレータ COM4 は、その正入力端子が低位側電圧  $V_{ss}$  に、負入力端子が端子 AG2 に接続されており、端子 AG2 の電圧が（低位側電圧  $V_{ss}$  - オフセット電圧  $V_{offset}$ ）を上回ると、その出力信号がハイレベルとなり、これにより、トランジスタ N4 がオンする。

【0249】なお、コンパレータ COM3 およびコンパレータ COM4 の具体的な回路構成は、図 5 の場合と同様である。ここで、コンパレータ COM3 は、コンパレータ COM2 より動作電流が大きく設定されており、高速で動作することが可能である。このため、コンパレータ COM3 の応答遅延時間はコンパレータ COM2 と比較して短い。

【0250】また、コンパレータ COM4 も同様に、コンパレータ COM1 より動作電流が大きく設定されており、コンパレータ COM4 の応答遅延時間はコンパレータ COM1 と比較して短い。

【0251】したがって、コンパレータ COM4 (COM3) は、コンパレータ COM1 (COM2) よりも速くトランジスタ P1 (P2) をオフすべき期間を検出することが可能である。そこで、本第 6 実施形態では、コンパレータ COM4 (COM3) の出力信号をインバータ 32 (31) を介してオア回路 11 (12) に供給することによって、トランジスタ P1 (P2) を強制的にオフしている。これにより、応答遅延時間の長いコンパレータ COM1 (COM2) の動作を、応答遅延時間の短いコンパレータ COM4 (COM3) によって補うことができ、発電機 100 の起電圧の変化に対して、短い遅延時間をもって各トランジスタ P1, P2, N3, N

4を制御することが可能となる。

【0252】[8.2] 第6実施形態の動作

次に、本実施形態にかかる電力供給装置の動作について説明する。図22は本第6実施形態に係る電力供給装置のタイミングチャートであり、図23(a)、(b)は、処理フローチャートである。

【0253】コンパレータCOM1、COM2は、消費電流が削減されているので、応答遅延時間が比較的長い。このため、コンパレータCOM1、COM2の出力信号は、トランジスタP1、P2を本来オフすべき期間Ta、Tbにおいてもローレベルになっている。

【0254】一方、コンパレータCOM3、COM4は、動作電流が比較的大きいため、応答遅延時間が短い。このため、コンパレータCOM3の出力信号は、端子AG1の電圧が(低電位側電圧Vss-オフセット電圧Voffset)を下回る期間においてハイレベルとなり、コンパレータCOM4の出力信号は、端子AG2の電圧が(低電位側電圧Vss-オフセット電圧Voffset)を下回る期間においてハイレベルとなる。

【0255】オア回路11の出力信号は、コンパレータCOM4の出力信号をインバータ32によって反転した信号とコンパレータCOM1の出力信号の論理和を算出することによって与えられるから、コンパレータCOM1の出力信号がその応答遅延時間によってローレベルとなっている期間Taにおいてハイレベルとなる。したがって、トランジスタP1は当該期間TaにおいてコンパレータCOM1の出力信号がローレベルであるにも拘わらず、強制的にオフされる。

【0256】また同様に、オア回路12の出力信号は、コンパレータCOM3の出力信号をインバータ32によって反転した信号とコンパレータCOM2の出力信号の論理和を算出することによって与えられるから、コンパレータCOM2の出力信号がその応答遅延時間によってローレベルとなっている期間Tbにおいてハイレベルとなる。したがって、トランジスタP2は当該期間TbにおいてコンパレータCOM2の出力信号がローレベルであるにも拘わらず、強制的にオフされる。すなわち、コンパレータCOM1は、端子AG1の電圧が(高電位側電圧Vdd+オフセット電圧Voffset)を上回ったか否かを判別する(ステップS31)。

【0257】ステップS31の判別において、端子AG1の電圧が(高電位側電圧Vdd+オフセット電圧Voffset)を下回っている場合には(ステップS31；No)、コンパレータCOM1の出力信号に基づいてトランジスタP1がオフする(あるいは、オフ状態を維持する)こととなる(ステップS34)。

【0258】ステップS31の判別において、端子AG1の電圧が(高電位側電圧Vdd+オフセット電圧Voffset)を上回っている場合には(ステップS31；Yes)、コンパレータCOM4は、端子AG2の電圧が

(低電位側電圧Vss-オフセット電圧Voffset)を上回ったか否かを判別する(ステップS32)。

【0259】ステップS32の判別において、端子AG2の電圧が(低電位側電圧Vss-オフセット電圧Voffset)を下回っている場合には(ステップS32；No)、コンパレータCOM4の出力信号に基づいてトランジスタP1がオフする(あるいは、オフ状態を維持する)こととなる(ステップS34)。

【0260】ステップS32の判別において、端子AG2の電圧が(低電位側電圧Vss-オフセット電圧Voffset)を上回っている場合には(ステップS32；Yes)、コンパレータCOM4の出力信号に基づいてトランジスタP1がオンすることとなる(ステップS33)。

【0261】同様にコンパレータCOM2は、端子AG2の電圧が(高電位側電圧Vdd+オフセット電圧Voffset)を上回ったか否かを判別する(ステップS41)。

【0262】ステップS41の判別において、端子AG2の電圧が(高電位側電圧Vdd+オフセット電圧Voffset)を下回っている場合には(ステップS41；No)、コンパレータCOM2の出力信号に基づいてトランジスタP1がオフする(あるいは、オフ状態を維持する)こととなる(ステップS44)。

【0263】ステップS41の判別において、端子AG2の電圧が(高電位側電圧Vdd+オフセット電圧Voffset)を上回っている場合には(ステップS41；Yes)、コンパレータCOM3は、端子AG1の電圧が(低電位側電圧Vss-オフセット電圧Voffset)を上回ったか否かを判別する(ステップS42)。

【0264】ステップS42の判別において、端子AG1の電圧が(低電位側電圧Vss-オフセット電圧Voffset)を下回っている場合には(ステップS42；No)、コンパレータCOM3の出力信号に基づいてトランジスタP2がオフする(あるいは、オフ状態を維持する)こととなる(ステップS44)。

【0265】ステップS42の判別において、端子AG1の電圧が(低電位側電圧Vss-オフセット電圧Voffset)を上回っている場合には(ステップS42；Yes)、コンパレータCOM3の出力信号に基づいてトランジスタP2がオンすることとなる(ステップS33)。

【0266】これらの結果、端子AG1の電圧が(高電位側電圧Vdd+オフセット電圧Voffset)を上回り、かつ、端子AG2の電圧が(低電位側電圧Vss-オフセット電圧Voffset)を下回る期間においては、端子AG1→トランジスタP1→大容量コンデンサ140→トランジスタN4→端子AG2の閉ルートで電流が流れる。

【0267】また、端子AG2の電圧が(高電位側電圧Vdd+オフセット電圧Voffset)を上回り、かつ、端子AG1の電圧が(低電位側電圧Vss-オフセット電圧Vof

fset) を下回る期間においては、端子A G 2→トランジスタP 2→大容量コンデンサ1 4 0→トランジスタN 3→端子A G 1の閉ルートで電流が流れる。これにより、大容量コンデンサ1 4 0が充電されることになる。

【0268】このように本第6実施形態によれば、消費電力を削減したコンパレータCOM 1, COM 2によって生じる応答遅延時間を、高速のコンパレータCOM 3, COM 4の出力信号を用いることによって実質的に短くすることができるから、消費電力の削減と整流効率の向上を両立させることができ、電力供給装置の性能を大幅に向上させることができる。

【0269】[9] 第7実施形態

次に、本発明の電力供給装置を適用した電子機器の一例たる電子時計(腕時計)について説明する。

【0270】この電子時計の概略構成については、図1に示したものと同様であるので、詳細な説明を省略する。図24は、この電子時計の電気的構成を示すブロック図である。この図に示されるように、この電子時計は、上記第1実施形態にかかる電力供給装置を用いている。さらに、この電子時計の電力供給装置500は、昇圧回路300を備えている。

【0271】この昇圧回路300は、大容量コンデンサ1 4 0の充電電圧を必要に応じて昇圧して補助コンデンサ1 6 0に充電し、この電子時計の負荷である処理部600、コンパレータCOM 1、COM 2、発電電圧検出回路21、22等の回路各部に電源として供給するものである。詳細には、昇圧回路300は、低位側電圧Vssと基準電位たる高電位側電圧Vddとの線間電圧(絶対値)で示される電源電圧が回路各部の動作可能な電圧下限値(もしくはその近傍値)に低下すると、昇圧倍数を1段階上げる一方、電圧上限値(もしくはその近傍値)に上昇すると昇圧倍数を1段階下げる。

【0272】このため、大容量コンデンサ1 4 0の充電が不十分な場合であっても、電源電圧Vssは補助コンデンサ1 6 0によって動作可能電圧の範囲内に維持されるので、コンパレータCOM 1、COM 2および発電電圧検出回路21、22によるトランジスタP 1、P 2の制御が可能となって、小振幅の交流電圧を整流することが可能となる。

【0273】さらに、大容量コンデンサ1 4 0の蓄電が不十分な場合であって、昇圧によっても、コンパレータCOM 1、COM 2が動作しない場合であっても、寄生ダイオードD 1～D 4からなるダイオードブリッジの整流によって、コンデンサ1 4 0を充電することが可能な点は上述した通りである。なお、第5実施形態に係る電力供給装置を適用してもよいことは勿論である。

【0274】[10] 第5実施形態～第7実施形態の変形例

第5実施形態～第7実施形態においては、以下に述べる各種の変形が可能である。

【10. 1】 第1変形例

図25に第1変形例の回路構成を示す。

【0275】上述した第5実施形態に係る電力供給装置においては、高電位側電圧VddにコンパレータCOM 1、COM 2を接続するようにしたが、これを低位側電圧Vssに接続するようにしてもよい。この場合、電力供給装置は図25に示すように構成すればよい。ここで、発電検出回路21(22)は端子A G 2(A G 1)の電圧がしきい値電圧Vthを下回るとローレベルになり、これを上回るとハイレベルになる信号を生成する。このため、アンド回路11'、12'はコンパレータCOM 3、COM 4の出力信号がハイレベルであってもトランジスタN 3、N 4を強制的にオフすることができる。したがって、変形例によれば第1実施形態と同様の効果を奏す。

【0276】[10. 2] 第2変形例

上述した第5実施形態においてトランジスタN 3、N 4をダイオードと置き換えてよいことは勿論である。また、上述した変形例2においてトランジスタP 1、P 2をダイオードに置き換えてよいことは勿論である。

【0277】[10. 3] 第3変形例

図26に第3変形例の回路構成図を示す。上述した第6実施形態においてコンパレータCOM 1(COM 2)の動作電流をコンパレータCOM 4(COM 3)よりも大きく設定してもよい。この場合、電力供給装置は図26に示すように構成すればよい。この例にあっては、コンパレータCOM 1(COM 2)の出力信号がハイレベルになると(トランジスタP 1(P 2)をオンからオフに切り換える場合)、その出力信号がインバータ32(31)を介して反転され、アンド回路12'(11')に供給されるので、コンパレータCOM 4(COM 3)の出力信号がハイレベルであっても、トランジスタN 4(N 3)を強制的にオフすることができる。したがって、変形例によれば第2実施形態と同様の効果を奏する。

【0278】[10. 4] 第4変形例

上述した説明においては、コンパレータ(COM 1～COM 4)を常時動作させていた。

【0279】しかしながら、発電機100において発電がなされていない場合には、整流動作を行う必要がないため、ひいては、コンパレータ(COM 1～COM 4)を動作状態にしておくことは、消費電力の観点からは好ましくない。

【0280】そこで、本第4変形例においては、図27に示すように、発電機100の出力端子A G 1、A G 2に起電圧の発生を検出する発電検出回路700を設け、発電(起電圧)を検出することによりイネーブル信号をコンパレータCOM 1～COM 4に出力し、コンパレータCOM 1～COM 4を動作状態とする。なお、発電検出回路700は第5実施形態で説明したものと同様な構

成で良く、また、第5実施形態で説明したものと兼用するように構成することも可能である。従って、整流動作を行う必要がない非発電時の消費電力を低減し、携帯電子機器などの動作時間をのばすことが可能となる。なお、本第4変形例は、上述した第1～第4実施形態についても適用が可能である。

#### 【0281】[10.5] 第5変形例

上述した第5実施形態～第7実施形態および変形例にあっては、トランジスタP1、P2、N3、N4、P5、N6をNチャネルあるいはPチャネル電界効果型としたが、NPN型あるいはPNP型のバイポーラトランジスタを用いても良い。ただし、バイポーラトランジスタにあっては、エミッタ／コレクタ間の飽和電圧が通常0.3V程度であるので、発電機100の起電圧が小さい場合には、上述のように電界効果型とするのが望ましい。

【0282】また、トランジスタP1、P2、N3、N4、P5、N6は寄生ダイオードD1～D6が発生するように構成したが、これらが発生しないような場合には、別途、ダイオードを各トランジスタに並列に設ければよい。さらに、各実施形態にあっては、電力を充電する主体を大容量コンデンサ140としたが、電力を蓄電することが可能であれば十分であり、例えば、二次電池であっても良い。

【0283】くわえて、各実施形態において、基準電位を高電位側電圧Vddに設定していたが、低位側電圧Vssを基準電圧としてもよいことは勿論である。

#### 【0284】[10.6] 第6変形例

発電機100としては、図11に示されるもののほか、例えば、ゼンマイなどの復元力により回転運動を発生させて、この回転運動によって起電力を発生させるタイプや、圧電体に対して外部あるいは自励による振動や変位を加えて、その圧電効果によって電力を発生させるタイプなどであっても良い。要は、交流電力を発電するものであれば、その形式は問われない。

#### 【0285】[10.7] 第7変形例

さらに、各実施形態および変形例に係る電力供給装置が適用される携帯型電子機器としては、上記電子時計のほか、液晶テレビや、ビデオテープレコーダ、ノート型パソコン、携帯電話、PDA(Personal Digital Assistant：個人情報端末)、電卓などが例として挙げられ、要は、電力を消費する電子機器であれば、いかなるものに対しても適用可能である。そして、このような携帯型電子機器においては、コンデンサや二次電池などの蓄電素子がなくても、電子回路系や機構系を稼働させることができるので、いつでもどこでも使用することができるとともに、煩わしい電池の交換を不要にでき、さらに、電池の廃棄に伴う問題も生じることもない。

#### 【0286】[11] 第5実施形態～第7実施形態の効果

以上説明したように第5実施形態～第7実施形態によれば、第1および第2の比較手段の応答遅延時間が長くとも、第1および第2のスイッチング手段を速くオフさせることができるので、第1および第2のスイッチング手段のオフをこの電力供給装置に供給される交流電圧の位相に合わせて実行することができる。この結果、動作速度の遅い、換言すれば、動作電流の小さい第1および第2の比較手段を用いても高い整流効率を実現でき、電力供給装置の性能を大幅に向上させることができる。

#### 【0287】[12] 他の態様

上記各実施形態の他、以下に示すような態様とすることも可能である。

#### 【0288】[12.1] 第1の他の態様

第1の他の態様は、2つの入力端子に供給される交流電圧を全波整流して第1および第2の電源ラインに電力を供給する電力供給装置であって、一方の入力端子と前記第1の電源ラインとの間に接続された第1のスイッチング手段と、他方の入力端子と前記第1の電源ラインとの間に接続された第2のスイッチング手段と、前記一方の入力端子と前記第2の電源ラインとの間に接続され一方向にのみ電流を流す第1の手段と、前記他方の入力端子と前記第2の電源ラインとの間に接続され一方向にのみ電流を流す第2の手段と、前記一方の入力端子の電圧と前記第1の電源ラインの電圧とを比較する第1の比較手段と、前記他方の入力端子の電圧と前記第1の電源ラインの電圧とを比較する第2の比較手段と、前記第1の比較手段の比較結果に基づいて、前記第1のスイッチング手段のオン・オフを制御するとともに、この比較結果が前記第1のスイッチング手段をオンすることを示す場合であっても、前記他方の入力端子の電圧に基づいて、前記第1のスイッチング手段を強制的にオフする第1の制御手段と、前記第2の比較手段の比較結果に基づいて、前記第2のスイッチング手段のオン・オフを制御するとともに、この比較結果が第2のスイッチング手段をオンすることを示す場合であっても、前記他方の入力端子の電圧に基づいて、第2のスイッチング手段を強制的にオフする第2の制御手段とを備えるように構成する。

#### 【0289】[12.1.1] 第1の他の態様の第1変形例

また、第1の他の態様において、前記第1の制御手段は、前記他方の入力端子と前記第2の電源ラインとの間の電位差が予め定められた基準値より大きくなることを検出する第1の検出部と、前記第1の比較手段の比較結果に基づいて、前記第1のスイッチング手段のオン・オフを制御するとともに、この比較結果が前記第1のスイッチング手段をオンすることを示す場合であっても、前記第1の検出部の検出結果に基づいて、前記第1のスイッチング手段を強制的にオフする第1の制御部とを備え、前記第2の制御手段は、前記一方の入力端子と前記第2の電源ラインとの間の電位差が予め定められた基準

値より大きくなることを検出する第2の検出部と、前記第2の比較手段の比較結果に基づいて、前記第2のスイッチング手段のオン・オフを制御するとともに、この比較結果が前記第2のスイッチング手段をオンすることを示す場合であっても、前記検出手段の検出結果に基づいて、前記第2のスイッチング手段を強制的にオフする第2の制御部とを備えるように構成することも可能である。

【0290】 [12. 1. 2] 第1の他の態様の第2変形例

さらに第1の他の態様において、前記第1の手段は、前記他方の入力端子の電圧に基づいてオン・オフが制御される第3のスイッチング手段であり、前記第2の手段は、前記一方の入力端子の電圧に基づいてオン・オフが制御される第4のスイッチング手段であるように構成することも可能である。また、第1の他の態様の第2変形例において、さらに前記第1乃至第4のスイッチング手段は、電界効果型トランジスタで構成するように構成することも可能である。

【0291】また、第1の他の態様の第2変形例において、さらに前記第1のスイッチング手段に並列に接続される第1のダイオードと、前記第2のスイッチング手段に並列に接続される第2のダイオードと、前記第3のスイッチング手段に並列に接続される第3のダイオードと、前記第4のスイッチング手段に並列に接続される第4のダイオードとを備えるように構成することも可能である。この場合において、前記第1乃至第4のスイッチング手段は、それぞれ電界効果型トランジスタであり、前記第1乃至第4のダイオードは各電界効果型トランジスタの寄生ダイオードであるように構成することも可能である。

【0292】 [12. 1. 3] 第1の他の態様の第3変形例

さらに第1の他の態様において、前記第1及び第2の手段は、ダイオードで構成することも可能である。

【0293】 [12. 1. 4] 第1の他の態様の第4変形例

さらに第1の他の態様において、前記第1および第2の電源ラインに基づいて供給された電力を蓄電する蓄電器を備えるように構成することも可能である。

【0294】 [12. 1. 5] 第1の他の態様の第5変形例

さらに第1の他の態様において、交流電圧を発電するとともに起電圧を前記各入力端子に給電する交流発電手段を備えるように構成することも可能である。

【0295】 [12. 2] 第2の他の態様

第2の他の態様は、2つの入力端子に供給される交流電圧を全波整流して第1および第2の電源ラインに電力を供給する電力供給装置であって、前記一方の入力端子の電圧と前記第1の電源ラインの電圧とを比較する第1の

比較手段と、前記他方の入力端子の電圧と前記第1の電源ラインの電圧とを比較する第2の比較手段と、前記一方の入力端子の電圧と前記第2の電源ラインの電圧ととを比較するとともに、前記第2の比較手段よりも応答遅延時間が短い第3の比較手段と、前記他方の入力端子の電圧と前記第2の電源ラインの電圧とを比較するとともに、前記第1の比較手段よりも応答遅延時間が短い第4の比較手段と、前記一方の入力端子と前記第1の電源ラインとの間に接続された第1のスイッチング手段と、前記他方の入力端子と前記第1の電源ラインとの間に接続された第2のスイッチング手段と、前記一方の入力端子と前記第2の電源ラインとの間に接続され、前記第3の比較手段の比較結果に基づいてオン・オフが制御される第3のスイッチング手段と、前記他方の入力端子と前記第2の電源ラインとの間に接続され、前記第4の比較手段の比較結果に基づいてオン・オフが制御される第4のスイッチング手段と、前記第1の比較手段の比較結果に基づいて、前記第1のスイッチング手段のオン・オフを制御するとともに、この比較結果が前記第1のスイッチング手段をオンすることを示す場合であっても、前記第4の比較手段の比較結果が前記第4のスイッチング手段をオフすることを示す場合には、前記第1のスイッチング手段を強制的にオフする第1の制御手段と、前記第2の比較手段の比較結果に基づいて、前記第2のスイッチング手段のオン・オフを制御するとともに、この比較結果が前記第2のスイッチング手段をオンすることを示す場合であっても、前記第3の比較手段の比較結果が前記第3のスイッチング手段をオフすることを示す場合には、前記第2のスイッチング手段を強制的にオフする第2の制御手段とを備えるように構成する。

【0296】 [12. 2. 1] 第2の他の態様の第1変形例

また、第2の他の態様において、前記第1乃至第4のスイッチング手段は、電界効果型トランジスタで構成する。

【0297】 [12. 2. 2] 第2の他の態様の第2変形例

また、第12の他の態様において、前記第1のスイッチング手段に並列に接続される第1のダイオードと、前記第2のスイッチング手段に並列に接続される第2のダイオードと、前記第3のスイッチング手段に並列に接続される第3のダイオードと、前記第4のスイッチング手段に並列に接続される第4のダイオードとを備えるように構成することも可能である。この場合において、さらに前記第1乃至第4のスイッチング手段は、それぞれ電界効果型トランジスタであり、前記第1乃至第4のダイオードは各電界効果型トランジスタの寄生ダイオードであるように構成することも可能である。

【0298】 [12. 2. 3] 第2の他の態様の第3変形例

また、第12の他の態様において、前記第1および第2の電源ラインに基づいて供給された電力を蓄電する蓄電器を備えるように構成することも可能である。

【0299】 [12. 2. 4] 第2の他の態様の第4変形例

また、第12の他の態様において、交流電圧を発電するとともに起電圧を前記各入力端子に給電する交流発電手段を備えるように構成することも可能である。

【0300】 [12. 3] 第3の他の態様

第13の他の態様は、一方の入力端子と第1の電源ラインとの間に接続された第1のスイッチング手段と、他方の入力端子と前記第1の電源ラインとの間に接続された第2のスイッチング手段と、前記一方の入力端子と第2の電源ラインとの間に接続され一方向にのみ電流を流す第1の手段と、前記他方の入力端子と前記第2の電源ラインとの間に接続され一方向にのみ電流を流す第2の手段とを有し、各入力端子に供給される交流電圧を全波整流して前記第1および第2の電源ラインに電力を供給する電力供給装置の制御方法において、前記一方の入力端子の電圧と前記第1の電源ラインの電圧とを比較して第1の比較結果を得て、前記他方の入力端子と前記第2の電源ラインとの間の電位差が予め定められた基準値よりも大きくなることを検出して第1の検出結果を得て、前記第1の比較結果に基づいて、前記第1のスイッチング手段のオン・オフを制御するとともに、前記第1の比較結果が前記第1のスイッチング手段をオンすることを示す場合であっても、前記第1の検出結果に基づいて、前記第1のスイッチング手段を強制的にオフし、前記他方の入力端子の電圧と前記第1の電源ラインの電圧とを比較して第2の比較結果を得て、前記一方の入力端子と前記第2の電源ラインとの間の電位差が予め定められた基準値よりも大きくなることを検出して第2の検出結果を得て、前記第2の比較結果に基づいて、前記第2のスイッチング手段のオン・オフを制御するとともに、前記第2の比較結果が前記第2のスイッチング手段をオンすることを示す場合であっても、前記第2の検出結果に基づいて、前記第1のスイッチング手段を強制的にオフするように構成する。

【0301】 [12. 4] 第4の他の態様

第14の他の態様は、一方の入力端子と第1の電源ラインとの間に接続された第1のスイッチング手段と、他方の入力端子と前記第1の電源ラインとの間に接続された第2のスイッチング手段と、前記一方の入力端子と第2の電源ラインとの間に接続された第3のスイッチング手段と、前記他方の入力端子と前記第2の電源ラインとの間に接続された第4のスイッチング手段とを有し、各入力端子に供給される交流電圧を全波整流して前記第1および第2の電源ラインに電力を供給する電力供給装置の制御方法において、前記一方の入力端子の電圧と前記第1の電源ラインの電圧とを比較して第1の比較結果を得

て、前記他方の入力端子の電圧と前記第1の電源ラインの電圧とを比較して第2の比較結果を得て、前記第1の比較結果を得るための比較動作よりも、前記一方の入力端子の電圧と前記第2の電源ラインの電圧とを高速に比較して第3の比較結果を得て、この比較結果に基づいて前記第3のスイッチング手段のオン・オフを制御し、前記第2の比較結果を得るための比較動作よりも、前記他方の入力端子の電圧と前記第2の電源ラインの電圧とを高速に比較して第4の比較結果を得て、この比較結果に基づいて前記第4のスイッチング手段のオン・オフを制御し、前記第1の比較結果に基づいて、前記第1のスイッチング手段のオン・オフを制御するとともに、前記第1の比較結果が前記第1のスイッチング手段をオンすることを示す場合であっても、前記第4の比較結果が前記第4のスイッチング手段をオフすることを示す場合には、前記第1のスイッチング手段を強制的にオフし、前記第2の比較結果に基づいて、前記第2のスイッチング手段のオン・オフを制御するとともに、前記第2の比較結果が前記第2のスイッチング手段をオンすることを示す場合であっても、前記第3の比較結果が前記第3のスイッチング手段をオフすることを示す場合には、前記第2のスイッチング手段を強制的にオフするように構成する。

【0302】 [12. 5] 第4の他の態様

第4の他の態様は、第12の他の態様の第3変形例の電力供給装置と、前記電力供給装置から給電される電力に基づいて、予め定められた処理を実行する処理手段とを備えるように構成する。

【0303】 [12. 6] 第5の他の態様

第5の他の態様は、電子時計において、第12の他の態様の第3変形例の電力供給装置と、前記電力供給装置から給電される電力に基づいて、時刻を計時する計時手段とを備えるように構成する。

【図面の簡単な説明】

【図1】 本発明の第1実施形態にかかる電力供給装置の構成を示す回路図である。

【図2】 第1実施形態の電力供給装置の半導体基板上のレイアウトを説明するための図である。

【図3】 同実施形態におけるコンパレータCOM1およびCOM2の一例を示す回路図である。

【図4】 同一サイズ、同一トランジスタの並列接続により、差動対トランジスタにおいて、トランジスタサイズを異ならせた場合と等価な回路実現した場合の回路図である。

【図5】 同実施形態におけるコンパレータCOM3およびCOM4の一例を示す回路図である。

【図6】 同実施形態の電力供給装置において、オフセット電圧がトランジスタの降下電圧を下回る場合のタイミングチャートである。

【図7】 同実施形態の電力供給装置において、オフセ

ット電圧がトランジスタの降下電圧を上回る場合のタイミングチャートである。

【図8】 本発明の第2実施形態にかかる電力供給装置の構成を示す回路図である。

【図9】 同実施形態の電力供給装置において、オフセット電圧がトランジスタの降下電圧を下回る場合のタイミングチャートである。

【図10】 本発明の第3実施形態にかかる電力供給装置の構成を示す回路図である。

【図11】 本発明の第4実施形態にかかる電子時計の概略構成を示す図である。

【図12】 同実施形態の電子時計の電気的構成を示すブロック図である。

【図13】 変形例に係る一方向性ユニットの構成を示すブロック図である。

【図14】 変形例に係る一方向性ユニットの動作を示すタイミングチャートである。

【図15】 第1～第4実施形態の適用技術分野における電力供給装置の構成を示す回路図である。

【図16】 図15の電力供給装置においてコンパレータの遅延時間に伴う電流の逆流を説明するためのタイミングチャートである。

【図17】 本発明の第5実施形態にかかる電力供給装置の構成を示す回路図である。

【図18】 第5実施形態における発電電圧検出回路の一例を示す回路図である。

【図19】 第5実施形態の電力供給装置の動作を説明するためのタイミングチャートである。

【図20】 第5実施形態の電力供給装置の動作を説明するための処理フローチャートである。

【図21】 本発明の第6実施形態にかかる電力供給装置の構成を示す回路図である。

【図22】 第6実施形態の電力供給装置の動作を説明するためのタイミングチャートである。

【図23】 第6実施形態の電力供給装置の動作を説明するための処理フローチャートである。

【図24】 本発明の第7実施形態に係る電子時計の概略構成を示す図である。

【図25】 第1変形例に係る電力供給装置の構成を示す回路図である。

【図26】 第2変形例に係る電力供給装置の構成を示す回路図である。

【図27】 第4変形例に係る電力供給装置の構成を示す回路図である。

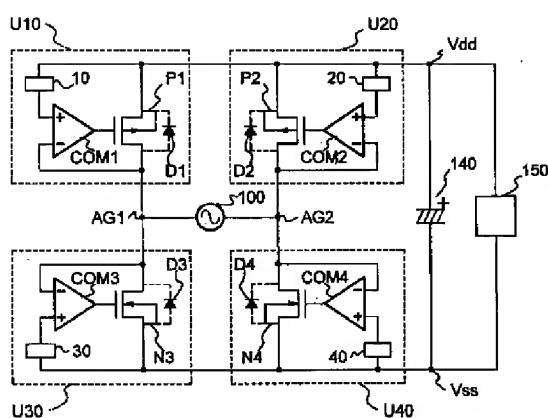
【図28】 第5～第7実施形態の適用技術分野における電力供給装置の構成を示す回路図である。

【図29】 図28の電力供給装置の動作を示すタイミングチャートである。

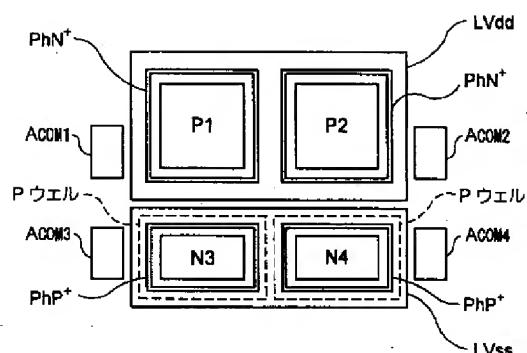
#### 【符号の説明】

U10～U60……一方向性ユニット、  
COM1～COM4……コンパレータ（比較手段、第1～第4の制御手段）、  
COM5、COM6……コンパレータ（比較手段、第1、第2の制御手段）、  
P1、P2、N3、N4……トランジスタ（第1～第4のスイッチング手段）、  
P5、N6……トランジスタ（第1、第2のスイッチング手段）、  
D1～D4……寄生ダイオード（第1～第4のダイオード）、  
D1、D2……寄生ダイオード（第1、第2のダイオード）、  
10～40……レベルシフタ、  
130……補助コンデンサ（第1の蓄電器）、  
140……コンデンサ（蓄電器、第2の蓄電器）、  
151……時計回路（計時手段）、  
600……処理部。

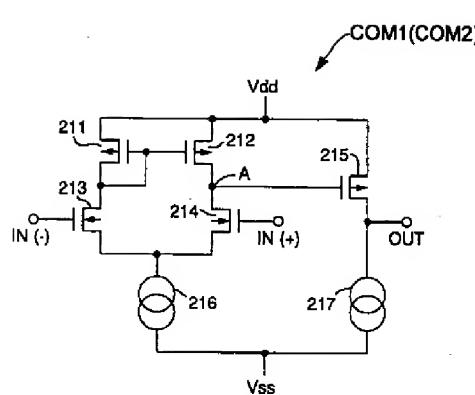
【図1】



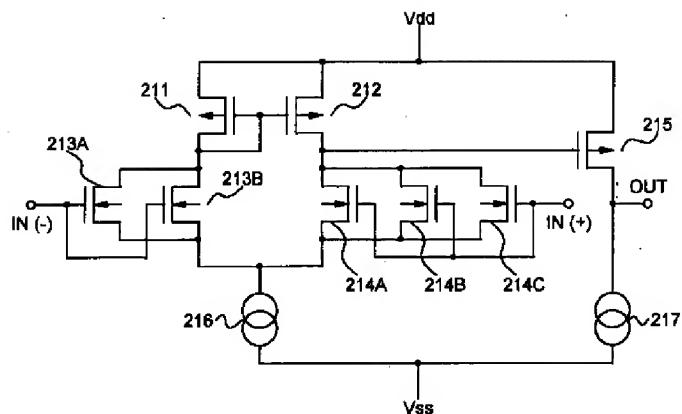
【図2】



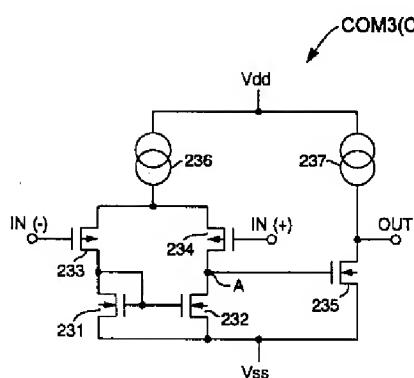
### 【図3】



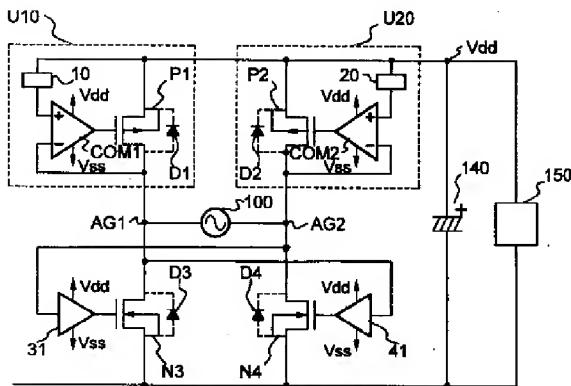
【図4】



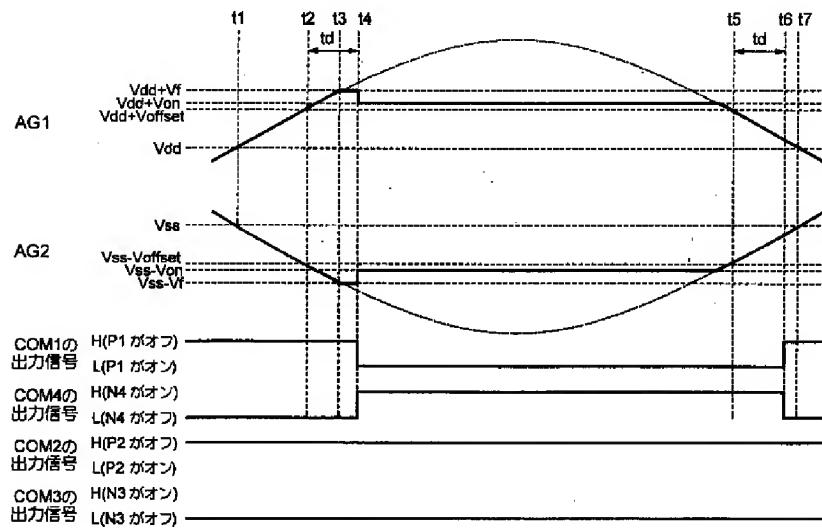
【図5】



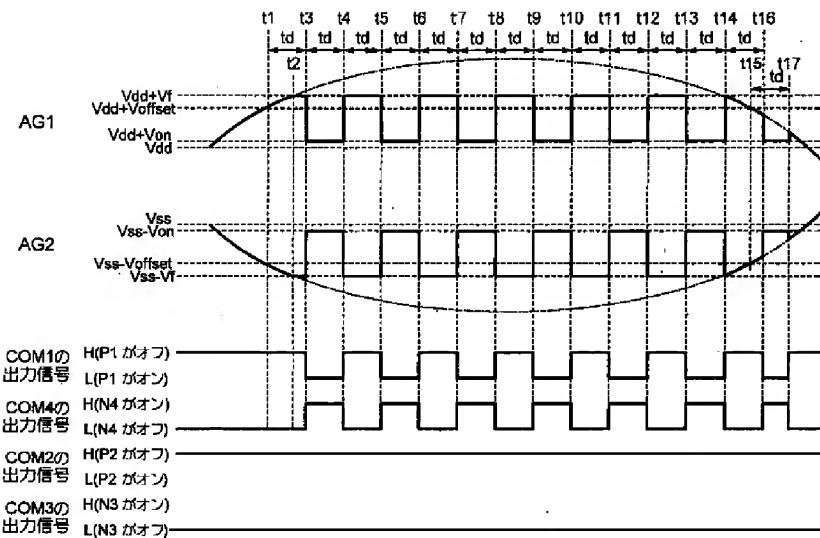
### 【図10】



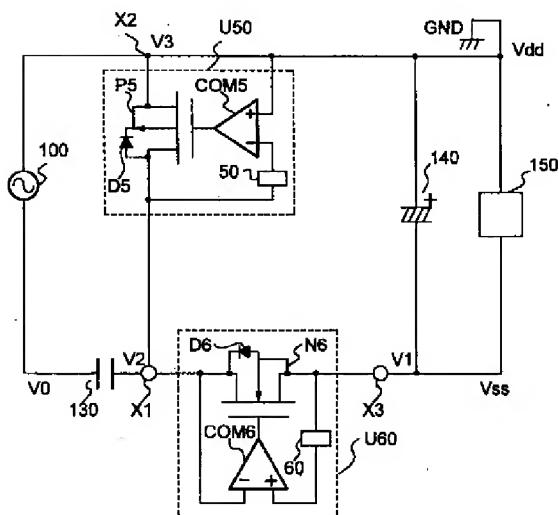
【図6】



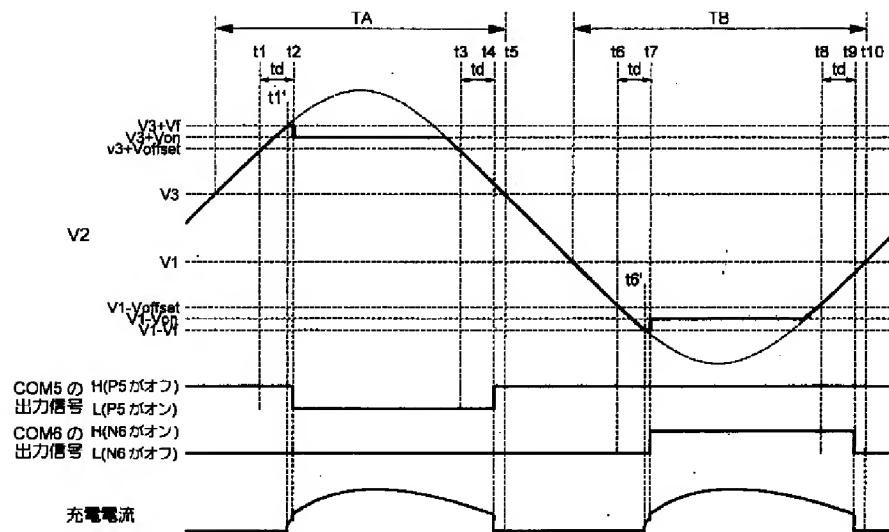
【図7】



【図8】

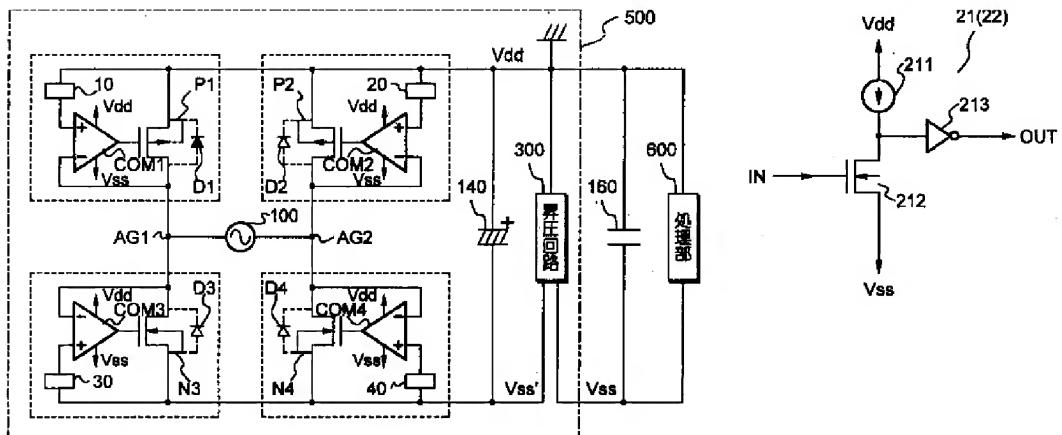


【図9】



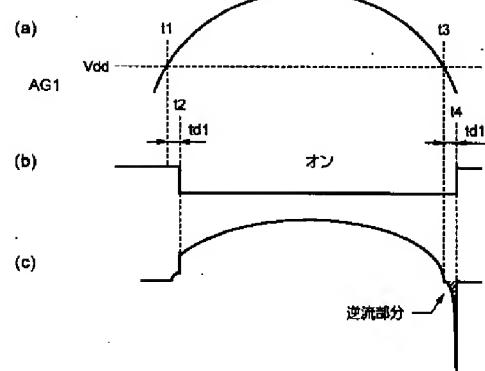
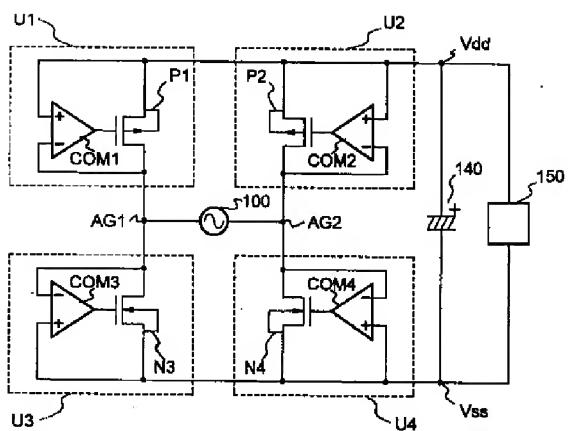
【図12】

【図18】

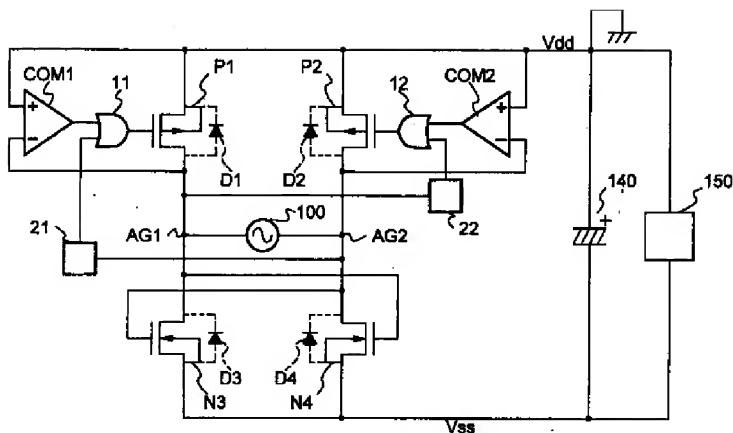


【図15】

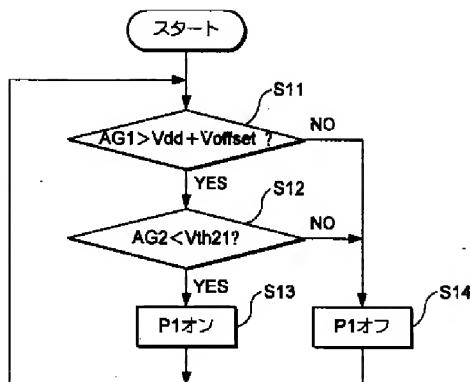
【図16】



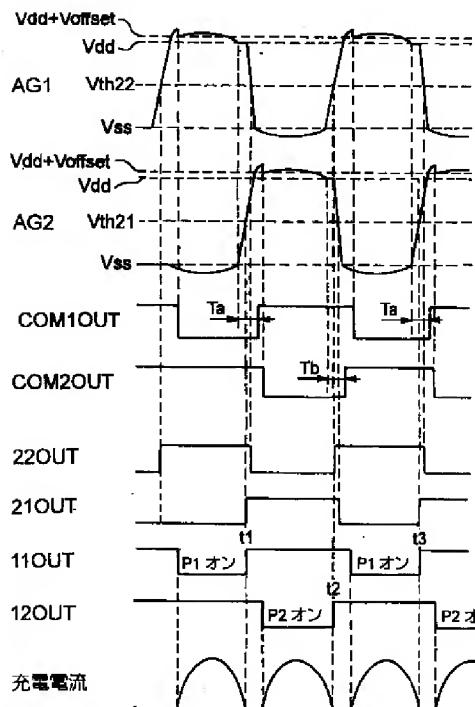
【図17】



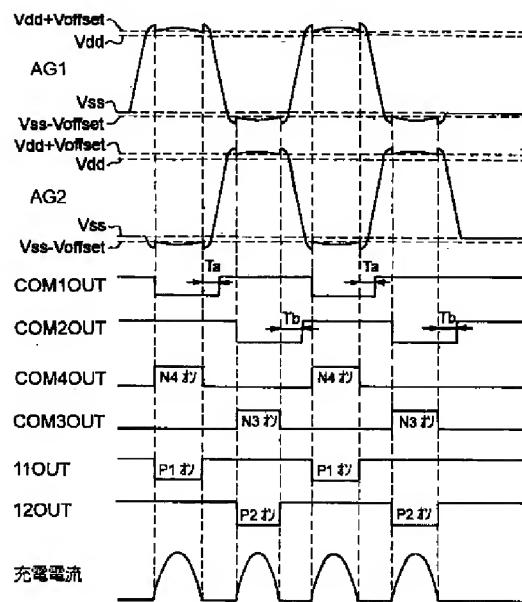
【図20】



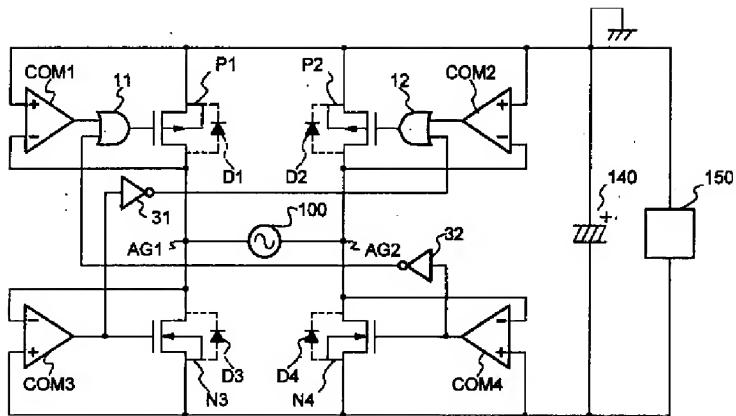
【図19】



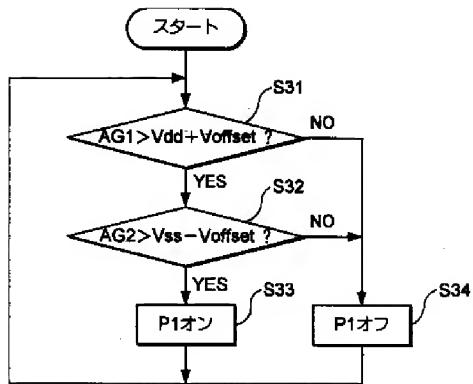
### 〔図22〕



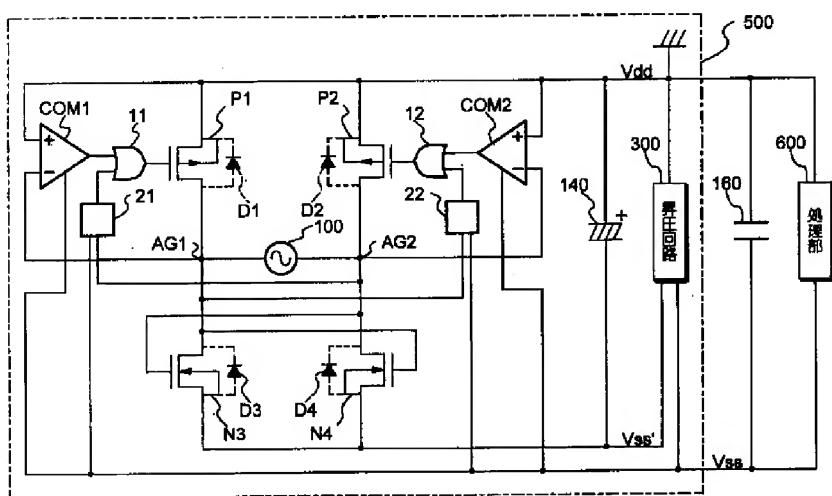
【図21】



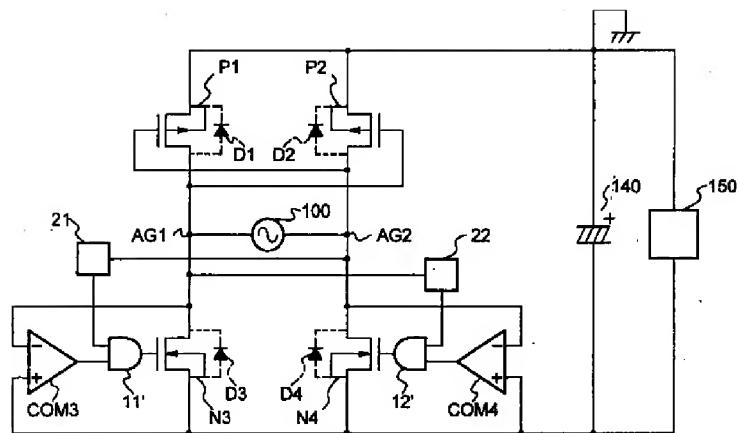
【図23】



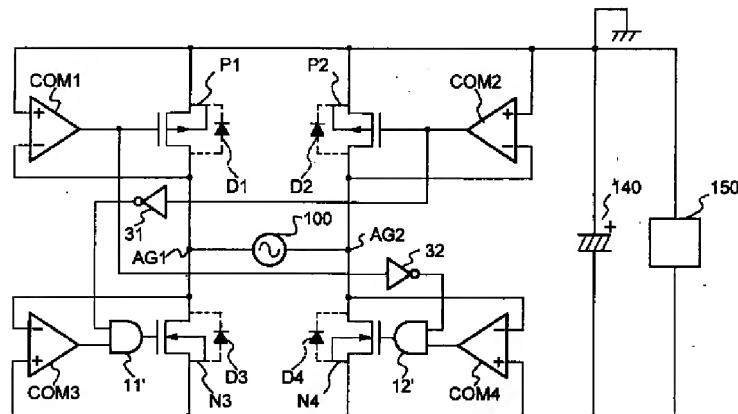
【図24】



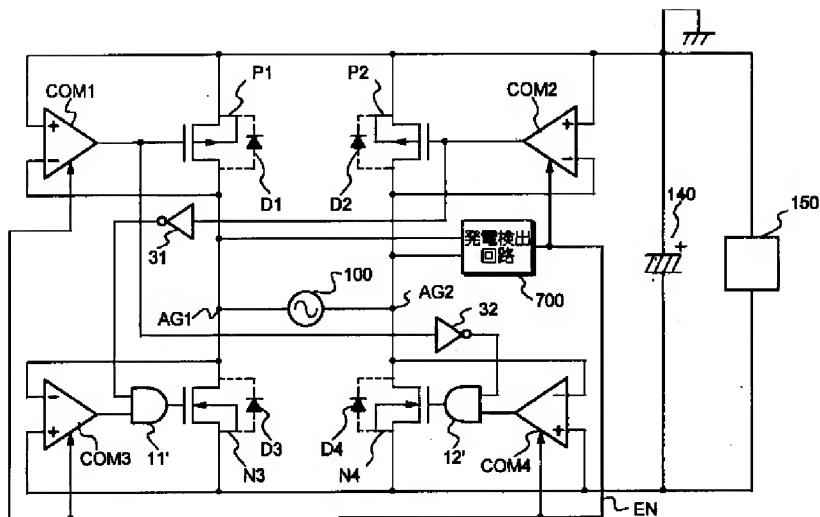
【図25】



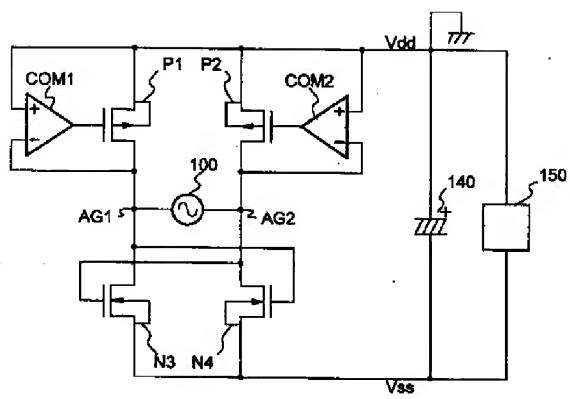
【図26】



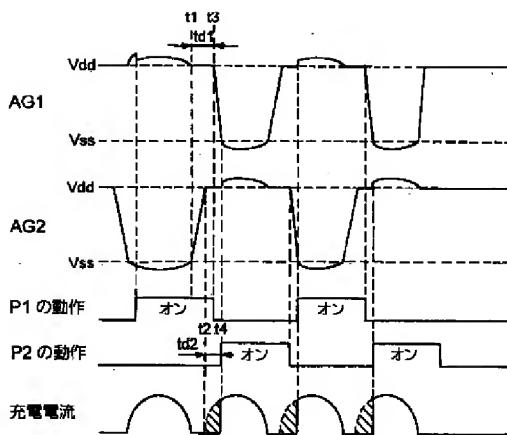
【図27】



【図28】



【図29】



フロントページの続き

(51) Int.C1.7

識別記号

H02M 7/219

F I

テーマコード (参考)

H02M 7/219